

MOSFET 性能可满足新应用的严格要求

安森美半导体公司 Wharton McDaniel

低压MOSFET器件 ($<40V$) 广泛应用于便携式电子设备 (如智能手机和平板电脑)、家用电器、数据通信服务器、医疗设备和电信基础设施等的电源系统。参与此类MOSFET设计的工程师面对更趋严格的要求。本文将探讨影响的因素, 以及如何解决可能彼此冲突的重大技术挑战。

我们的日常生活几乎完全依赖于使用各种电子设备, 但这引致全球能源消耗上升, 引起关注, 包括耗尽化石燃料, 影响环境 (碳排放等方面), 以及增加水电瓦斯账单。消费者意识的提高, 有力的立法措施 (如能源之星) 的实施, 再加上OEM厂商的性能测试路线图, 均严重加重电源半导体制造商的压力。因此, 新一代电源系统将需具备一定数量的、具有高度有利属性的元件。

重要的推动因素

目前, 有两大动力定义着MOSFET的发展。一方面, 需要有服务器集群所需的高端处理功能。这指的是机架的微处理器的电力需求和密度已极大增长, 带来了电力消耗、房

地产和热管理等阻碍。但是计算机的处理能力并非主要的关注点。随着计算机平台从笨重的台式机发展至轻巧、流线型的便携式产品, 如平板电脑和智能手机, 对于客户来说, 处理能力已经不再是主要卖点。电源系统的标准由此改变, 电池寿命和系统小巧程度成为优先考虑因素。必须提高这两种类型的电源系统的转换频率, 以便使用更小的磁性元件和无源元件, 从而减少所需的空间。

影响 MOSFET 规格的关键因素

确定了应用层面有哪些推动力后, 如何把它们化为元件规格呢? 当为电源系统规定MOSFET时, 应严加考虑三个主要参数:

1 导通电阻 ($R_{DS(ON)}$) ——在减少MOSFET 的传导损耗时, 导通电阻非常重要, 因此该值应尽可能小。

2 品质因数 (FOM) ——由总栅极电荷 ($R_{DS(ON)} \times Q_G$) 决定, 同是MOSFET开关损耗和导通损耗的指标, 因此在决定使用何种元件时, 这是重要的选择标准。

3 开关性能——MOSFET的开关

特性越好, 开关损耗就越小。随着开关频率的使用增加, 在未来几年, 这将变得更为关键。

MOSFET 设计及其含义

80 年代, MOSFET的使用变得更加常见, 自此之后的几十年, 这些器件的制造方式和性能规格发生了很大变化。虽然原因不同, 但是我们前面讨论的两个不同应用用到的MOSFET都需要尽可能减小能耗 (工作和停用状态下), 因此保持低导通电阻是基本目标之一。便携式产品和服务器实施板的空间极之可贵, 因此能支持极高的转换效率也是一个要点, 而芯片尺寸较小是另一关键。问题是如何在元件层面实现这个性能“愿望清单”。

MOSFET设计可以分为两个基本组成部分。过去, 元件制造商可以先处理好其中一个问题, 事后才处理另一个。但现在, 他们则需要同时处理这两个同等重要的问题。

1 工艺技术——十年前, 一个CPU通常需要10A左右的电流来驱动, 如今它很可能需要100A。这导

致导通电阻的数量级降低,以便维持规定的外形因素和散热水平,否则电子设备尺寸和成本将不可避免地大幅增大。此外,可通过减少MOSFET的电容使其整体开关性能大大加强。新半导体工艺的不断发展使得OEM所需的低MOSFET导通电阻和电容得以实现。在可预见的未来,这些降低进程应具伸缩性,配合更少的半导体几何尺寸的发展。屏蔽栅极沟槽拓扑结构的出现帮助行业保持领先,其特点是

过度开关减至最少,补充了降低导通电阻带来的不足。如前所述,随着开关频率的增加,过度开关的问题日趋严重,因此这种拓扑结构能减轻其影响,非常有利。

2 封装技术——必须尽力来遏制任何功率MOSFET封装的互连和热阻。须要尽量减小影响芯片导通电阻值的互连电阻(尤其是导通电阻数量值现在达到了毫欧姆以下),否则,对硅进行任何改进都是不值得的。使用线夹代替锡线已成为使互连电阻只占总导通电阻小部分百分比的主要手段。表面封装底部的裸焊盘提供了主要的低阻热路径。现在,表面贴装封装减小了到达封装顶部的热阻,因而可以从顶部封装散热。印刷电路板不能有效散热时,这种类型的封装极为

重要。如果半导体技术成功地提供强大的优质性能却受差的封装拖累,很明显无济于事。

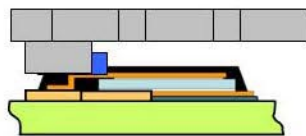


图1 耐热增强型SO8FL散热片封装

近年来,不断减小的芯片尺寸使MOSFET的封装从引线功率封装,如TO220,迈向单个MOSFET的表面贴装封装,及至到现在发展为双封装。高功率相位MOSFET现有5mm×6mm封装。由于减少了互连电阻和电感,性能得到提高。此外,在讲究空间的情况下,这为设计人员提供了巨大的优势,如图2所示。

MOSFET的产品规格为工程师提供了传导损耗特性和开关效率的最佳平衡。这对最终产品的开发非常重要。

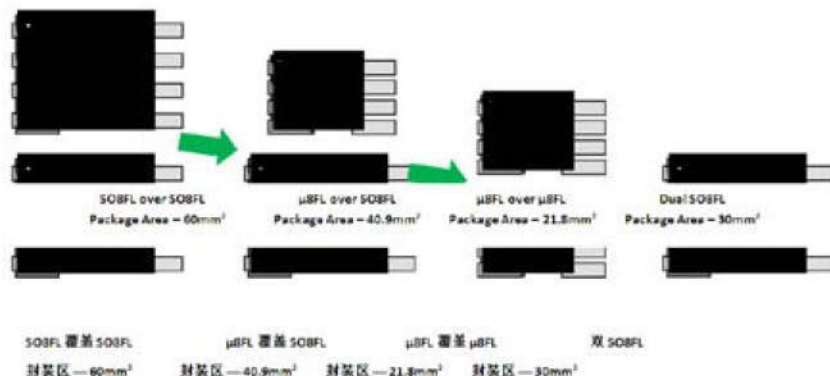


图2 封装技术的进展

要。使用最新的半导体工艺和封装技术有助减少损耗和系统设计产生的能耗,从而使得相应的热管理机制占用较少的空间。这意味着最终产品的外形可以变得更精美小巧,同时还可保证更高的系统可靠性及更长的使用寿命。

总之,必须在电力电子领域继续研究和实施更有效的方法,以减少与MOSFET相关的开关活动造成的损耗,并提高转换能效,同时降低导通电阻。技术进展正大幅降低导通电阻和与开关电路相关的电容。其结果是,由于可部署更多的小巧无源元件,所用印刷电路板使用空间和开关性能特性均得以改善,且能够提供更高的开关频率。但仍有困难待决,因为最终芯片尺寸将变得极小,而导致互连和热管理的方法需再次大幅改变。