

# 전자기술

ELECTRONIC ENGINEERING

기사 제휴: 트랜지스터技術 日本CG出版社

전자  
계측제어  
반도체  
정보통신  
시스템 응용

2

2014

VOL.27 NO.02

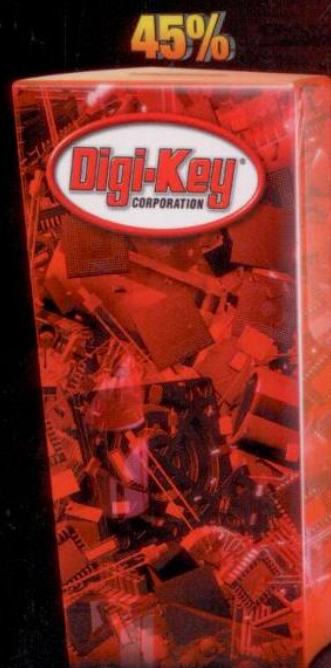


무료 선적

₩95,000 이상  
주문 시!



특집 신형 시장의 견고한 성장세로 ICT 시장 올해도 '맑음'



## 전반적으로 가장 광범위한 제품 선택

출처: 2013 설계 엔지니어와 제조업체 연결 연구,  
Hearst Business Media Electronics Group

860,000종 이상의  
제품 보유

온라인으로 주문 가능한  
300만 개 부품

업계를 선도하는 650개  
이상의 제조업체

100% 공인 유통업체

기타 유통업체

080-075-1000

DIGIKEY.KR



# NCV8852를 사용한 차량용 USB 전원

차량용 인포테인먼트 시스템에서 USB 포트는 표준 장치이다. 최근 대용량 배터리의 휴대용 기기가 많이 사용됨에 따라 이러한 휴대용 기기의 충전을 위해 높은 전력의 USB 포트가 필요하게 되었다. 일반적으로 단일 USB 포트의 출력 전류는 최고 2.5A이다.

Zhen Li ON Semiconductor

차량용 USB 전원의 입력은 차량용 배터리이며 USB 전원의 출력은 5V이다. 차량용 배터리의 전압은 일반적으로 9V ~ 16V로 다양하지만, 최악의 경우 6V까지 떨어지기도 한다.

대부분의 OEM은 차량용 배터리가 6V로 떨어진 경우에도 USB 전원이 5V 출력을 유지하도록 규정하고 있다. 배터리에서 USB 전원까지의 긴 와이어 거리와 역극성 보호를 고려할 때, USB 전원의 입력 전압은 대체로 6V보다 낮은 약 5.7V이다.

벅(Buck)은 가장 일반적인 스텝다운 DC-DC 컨버터 토폴로지이다. 그림 1은 비동기식 벅을 단순화 한 회로도이다. 이 동작은 그림 2와 같다.

S1이 ON일 때  $V_{IN}$ 은 L1을 충전하고 부하에 전류를 공급하며, L1 인덕터의 전압은  $V_{IN} - V_O$ 가 된다. S1이 OFF일 때 L1은 부하에 전류를 공급하고 L1 인덕터 전압은  $-V_O$ 가 된다.

안정적인 상태에서 인덕터에 걸리는 평균 전압이 0이라는 Volt-second Balance의 원칙에 따르면 식 (1)과 같이 된다.

$$(V_{IN} - V_O) \times DT = V_O \times (1 - D)T \quad (1)$$

식 (2)는 식 (1)을 단순화한 것이다.

$$V_O = D \times V_{IN} \quad (2)$$

일반적으로 원가 절감을 위해 NMOSFET이 S1으로 사용된다. 그러나 USB 전원에서는 PMOSFET을 선택하는 것이 더 좋다.

$V_{IN}$ 이 5.7V로 떨어지면  $V_O$ 는 5V를 유지할 필요가 있으며,

식 (2)에 의해 최대 듀티 사이클을 계산할 수 있다.

$$D_{MAX-IDEAL} = \frac{V_O}{V_{IN}} \approx 88\%$$

이 식에서 88%가 이상적인 값이다. 사실은 그림 3에 나타난 바와 같이 다이오드 D1의 순방향 전압, S1이 ON일 때의 저항 및 L1의 저항을 고려해야 한다. 그림 3에 따르면 S1이 ON일 때 식 (3)과 같이 된다.

$$V_L = V_{IN} - V_O - I_O \times (R_{dson} + DCR) \quad (3)$$

$I_O$ 가 출력 전류인 곳에서  $R_{dson}$ 은 S1의 저항이고 DCR은 인덕터의 저항이다. S1이 OFF일 때 식 (4)와 같이 된다.

$$V_L = -V_O - V_D - I_O \times DCR \quad (4)$$

여기서  $V_D$ 는 D1 다이오드의 순방향 전압이다. 따라서 듀티 사이클의 실제 값은 다음 식과 같이 계산할 수 있다.

$$D_{REAL} = \frac{V_O + V_D + I_O \times DCR}{V_{IN} + V_D - I_O \times R_{dson}} \quad (5)$$

$I_O = 2A$ ,  $V_D = 0.3V$ 라고 가정했을 때  $R_{dson} = 50m\Omega$ ,  $DCR = 70m\Omega$ 이며  $V_{IN} = 5.7V$ ,  $V_O = 5V$ 에서 실제 최대 듀티

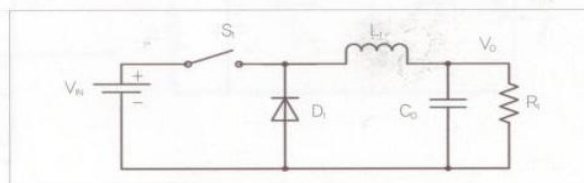


그림 1. 비동기식 벅의 단순 회로

는 다음과 같다.

$$D_{MAX-REAL} = \frac{5 + 0.3 + 2 \times 0.07}{5.7 + 0.3 - 2 \times 0.05} \approx 92.2\%$$

S1에서 NMOSFET을 사용하는 경우, 게이트 전압은 NMOSFET을 ON시키기 위해  $V_{IN}$ 보다 높아야 한다. 보통은 NMOSFET을 구동시키기 위해 부트스트랩 회로가 사용된다. 부트스트랩 구동 회로의 최대 듀티는 100%에 도달할 수 없으며, 부트스트랩 회로는 비동기식 벽에 대한 경부하에서 문제를 일으킬 수 있다. PMOSFET에서는 100%의 듀티 사이클에 쉽게 도달한다.

100%의 듀티 사이클은 S1이 항상 ON이라는 것을 의미한다. 100% 듀티 사이클 동작에서 출력을 조절하기 위해 필요한 최소 전압은 식 (6)과 같다.

$$V_{IN} = V_O + I_O \times (R_{dson} + DCR) \quad (6)$$

$I_O = 2A$ ,  $V_D = 0.3V$ ,  $R_{dson} = 50m\Omega$ 이라고 가정했을 때  $DCR = 70m\Omega$ ,  $V_O = 5V$ 이며 최소  $V_{IN}$ 은 다음과 같다.

$$V_{IN} = 5 + 2 \times (0.05 + 0.07) = 5.24$$

이것은  $V_{IN}$ 이 5.24V로 떨어지더라도 회로가 2A 부하에 5V의 전압을 유지할 수 있다는 것을 의미한다.

## ■ NCV8852를 기초로 한 USB 전원 설계

NCV8852는 외부 P채널 MOSFET을 구동하는 비동기식 벽 컨트롤러이다. 이 소자는 광범위한 입력 범위를 갖고 있

으며 최대 입력 전압은 44V이다. 이 컨트롤러는 훌륭한 과도 응답 및 안정성을 의미하는 내부 기율기 보상 기능의 피크 전류 모드 컨트롤을 사용한다. 주파수는 ROSC 핀에 연결된 외부 저항에 의해 100kHz~500kHz로 프로그램할 수 있다.

그림 4는 NCV8852의 일반적인 응용 회로를 나타낸 것이다. ISNS 핀은 전류 감지 핀이며 COMP 핀은 회로 보상을 위해 RC 회로에 연결된다.

NCV8852를 사용한 USB 전원 설계에서 입력 전압은  $V_{IN} = 5.7V \sim 16V$ , 일반적인 입력 전압은  $V_{IN, TYP} = 12V$ , 출력 전압은  $V_O = 5V$ , 최대 출력 전류는  $I_O = 2.5A$ 이다. 그리고 주파수는  $f_s = 170kHz$ 다. 벽의 최악의 조건은 최대  $V_{IN}$ 이고, 인덕터 전류와 인덕터 전류 리플의 피크 값은 최대치이다.

### 1. 1단계 : 주파수 설정

주파수는 식 (7)과 같이 설정할 수 있다.

$$R_{OSC} = \frac{2859}{f_s - 170} k\Omega \quad (7)$$

$R_{OSC}$ 가 오픈된 상태에서 주파수는 170kHz로 설정된다.

### 2. 2단계 : 듀티 사이클

최소 듀티 사이클은 다음 식과 같다.

$$D_{MIN} = \frac{V_O + V_D}{V_{IN\_MAX} + V_D} = 32.5\%$$

최대 듀티 사이클은 다음 식과 같다.

$$D_{MIN} = \frac{V_O + V_D}{V_{IN\_MIN} + V_D} = 88.3\%$$

### 3. 3단계 : 인덕터의 선택

인덕터는 전류 리플에 의해 결정된다. 보통 전류 리플은 대표적인  $V_{IN}$ 에서 최대 출력 전류의 30~50%로 설정한다.

$$\Delta I_{TYP} = 0.3 \times I_O = 0.3 \times 2.5 = 0.75A$$

인덕터는 식 (8)과 같다.

$$L = \frac{V_O}{f_s \times \Delta I_{TYP}} \times \left(1 - \frac{V_O}{V_{IN\_TYP}}\right) \\ = \frac{5}{170 \times 1000 \times 0.75} \times \left(1 - \frac{5}{12}\right)$$

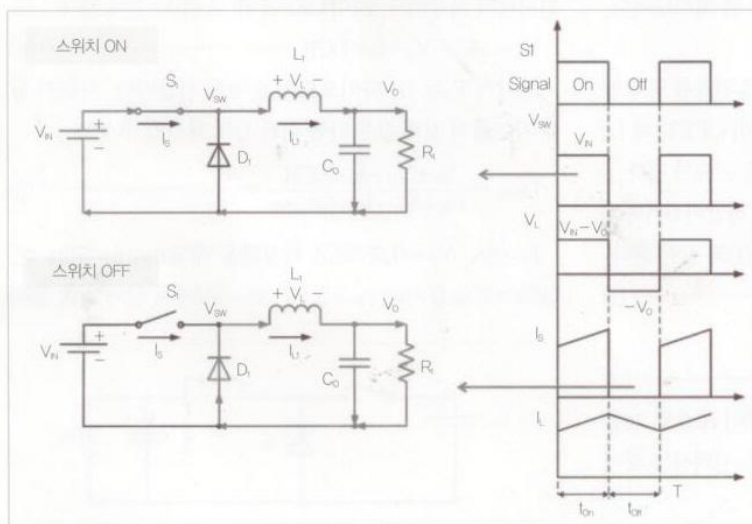


그림 2. 비동기식 벽의 동작 (CCM 모드)

$$= 22.8\mu\text{H} \dots\dots\dots (8)$$

인덕턴스를  $22\mu\text{H}$ 로 설정하면 최대  $V_{\text{IN}}$ 에서 최대 전류 리플은 식 (9)와 같이 된다.

$$\Delta I_{\text{MAX}} = \frac{V_O}{f_s \times L_d} \times \left(1 - \frac{V_O}{V_{\text{INMAX}}}\right)$$

$$= \frac{5}{170 \times 1000 \times 22 \times 10^{-6}} \times \left(1 - \frac{5}{16}\right) = 0.92\text{A} \dots\dots\dots (9)$$

인덕터의 최대 피크 전류는 식 (10)과 같다.

$$I_{\text{LPEAK}} = I_O + \frac{\Delta I_{\text{MAX}}}{2} = 2.5 + \frac{0.92}{2} = 2.96\text{A} \dots\dots\dots (10)$$

30%의 여유를 포함하고 있는 인덕터의 DC 전류는 3.2A 이상이 되어야 하며, 인덕터 포화 전류는 3.9A 이상이 되어야 한다. 인덕터는 다음과 같이 선택한다.

WURTH, 744770122,  $22\mu\text{H}$ , DCR :  $45\text{m}\Omega$ , 최대 DC 전류 : 4.1A, 포화 전류 : 5A

#### 4. 4단계 : 전류 감지 저항 선택

$R_{\text{SNS}}$ 는 식 (11)과 같이 계산한다.

$$R_{\text{SNS}} = \frac{V_{\text{CL}}}{I_{\text{CL}}} \dots\dots\dots (11)$$

$V_{\text{CL}}$ 이 전류 한계의 임계 전압일 때  $I_{\text{CL}}$ 은 전류 한계치이다.  $I_{\text{CL}}$ 을 최대 피크 인덕터 전류의 1.3~1.5배로 설정한다.  $R_{\text{SNS}}=25\text{m}\Omega$ 으로 설정하면 전류 한계치는 약 4A가 된다.

#### 5. 5단계 : MOSFET 설정

MOSFET의 드레인과 소스 간 최대 전압은  $V_{\text{INMAX}}$ 이다. 배터리의 부하 덤프를 고려할 때 MOSFET의 드레인 소스 전압 최대 정격은 40V 이상이 되어야 한다. MOSFET의 전력 손실은 다음 식에 의해 계산한다. 전도 손실은 식 (12), 스위칭 손실은 식 (13), 식 (14)와 같다.

$$P_{\text{MOS\_CON}} = I_O^2 \times D \times R_{\text{dson}} \dots\dots\dots (12)$$

$$R_{\text{SW\_Loss}} = \frac{1}{2} \times I_O \times V_{\text{IN}} \times (t_{\text{ON}} + t_{\text{OFF}}) \times f_s \dots\dots\dots (13)$$

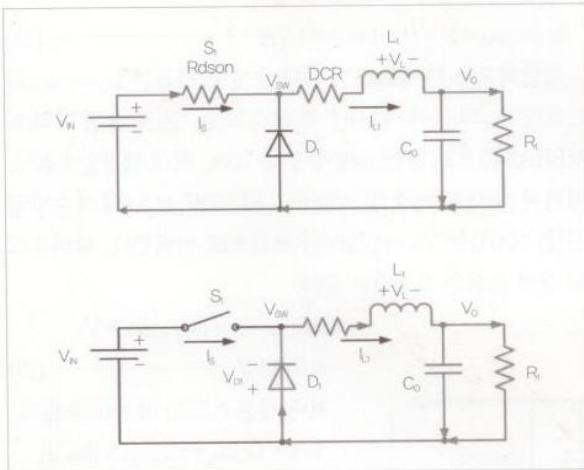


그림 3. 와류(Parasitic) 파라미터를 고려한 비동기식 buck의 동작

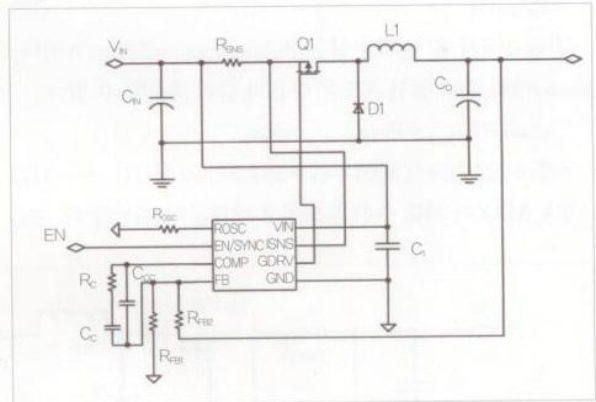


그림 4. NCV8852의 일반적인 응용 회로

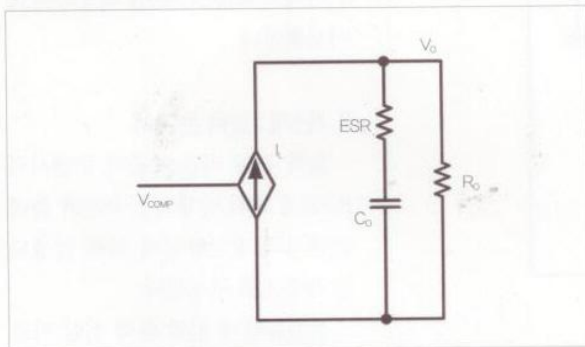


그림 5. 피크 전류모드 제어의 단순 1차 모델

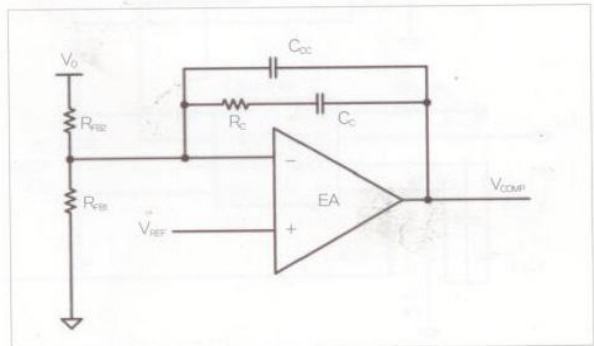


그림 6. 피드백이 있는 내부 증폭기



$$\Delta V_{Co\_CAP} = \frac{V_o}{8 \times f_s^2 \times L \times C_o} \times (1-D) \quad (21)$$

ESR에 의한 출력 전압 리플은 식 (22)와 같다.

$$\Delta V_{Co\_ESR} = (I_{in} + I_o + \Delta I) \times ESR \quad (22)$$

계산을 단순화하기 위해 총 출력 전압 리플을 다음과 같이 간주한다.

$$\Delta V_o = \Delta V_{Co\_CAP} + \Delta V_{Co\_ESR} \quad (23)$$

C<sub>o</sub> 전류의 RMS 값은 식 (24)와 같다.

$$I_{Co(RMS)} = \frac{\Delta I}{12} \quad (24)$$

출력 콘덴서로 전해 콘덴서를 선택한 경우, 전해 콘덴서의 RMS 전류 최대 정격은 I<sub>Co(RMS)</sub>보다 높아야 한다. 출력으로 22μF 세라믹 콘덴서를 선택한 경우, 전압 리플은 다음 식과 같이 된다.

$$\Delta V_{Co\_CAP} = \frac{V_o}{8 \times f_s^2 \times L \times C_o} \times (1-D_{MIN}) = 30mV$$

## 8. 8단계 : 입력 콘덴서

입력 콘덴서의 RMS 전류는 식 (25)와 같다.

$$I_{Cin(RMS)} = I_o \times \sqrt{D \times (1-D)} \quad (25)$$

입력 콘덴서로 전해 콘덴서를 선택한 경우, 전해 콘덴서의 최대 정격 RMS 전류는 I<sub>Cin(RMS)</sub>보다 높아야 한다.

## 9. 9단계 : 피드백 저항

피드백 저항은 식 (26)과 같이 계산할 수 있다

$$V_{FB} = \frac{R_{FB1}}{R_{FB1} + R_{FB2}} \times V_o \quad (26)$$

V<sub>FB</sub>는 피드백의 기준 전압이며 NCV8852의 기준 전압 대 표값은 800mV이다. R<sub>FB1</sub>을 10k Ω으로 설정하면 R<sub>FB2</sub>는 52.5kΩ이 된다.

## 10. 10단계 : 보상 설정

NCV8852는 피크 전류 모드 제어를 사용한다. 피크 전류 모드 제어의 단순한 1차 모델은 그림 5와 같이 보상 설계에 사용되었다.

여기서 R<sub>o</sub>는 그림 5의 등가 부하 저항이며, V<sub>COMP</sub>는 피드 백 에러 증폭기의 출력이다. 인덕터의 전류 리플을 무시하면 식 (27)과 같이 된다.

$$V_{COMP} = I_L \times R_{SNS} \times A_{CSA} \quad (27)$$

A<sub>CSA</sub>는 내부 전류 감지 증폭기의 이득이다. V<sub>COMP</sub>에서 V<sub>o</sub>로의 전달 함수는 식 (28)과 같다.

$$\frac{V_o(S)}{V_{COMP}(S)} = \frac{R_o}{R_{SNS} \times A_{CSA}} \times \frac{1+sESR C_o}{1+sR_o C_o} \quad (28)$$

여기에는 하나의 Zero와 하나의 Pole이 있는데, 세라믹 콘덴서를 사용한 경우 ESR에 의해 발생된 Zero는 무시할 수

표 1. 그림 7에 나타난 회로도의 BOM 리스트

REFDES	설명	패키지	제조업체	PN
L1	22μH, DCR(typ)=45mΩ, I <sub>s</sub> =4.1A, I <sub>sat</sub> =5A	SMD	Wurth	744770122
Q1	MOSFET, 60V, R <sub>ds(on)</sub> =52mΩ@V <sub>GS</sub> =10V	u8FL	Onsemi	NVTF5116PL
D1	쇼트키 다이오드, 3A, 40V	SMA	Onsemi	MBRA340
U1	PMOS 벅 컨트롤러	SO8	Onsemi	NCV8852
C <sub>N</sub>	세라믹 콘덴서, 10μF, 50V	1210		
C <sub>o</sub>	세라믹 콘덴서, 22μF, 16V	1210		
C1	세라믹 콘덴서, 100nF, 50V	0603		
C <sub>c</sub>	세라믹 콘덴서, 8.2nF, 16V	0603		
C <sub>CC</sub>	사용하지 않음	0603		
R <sub>SNS</sub>	전류 감지 저항, 25mΩ, 0.5W	2010		
R <sub>c</sub>	저항, 1%, 6.2k	0603		
R <sub>FB1</sub>	저항, 1%, 10k	0603		
R <sub>FB2</sub>	저항, 1%, 52.5k	0603		
R <sub>OSC</sub>	사용하지 않음	0603		



그림 8. 그림 7의 회로도를 기반으로 한 USB 전원의 파형

있다. NCV8852는 전압형 증폭기를 사용한다. 피드백 회로는 그림 6과 같다.  $V_O$ 에서  $V_{COMP}$ 로의 전달함수는 식 (29)와 같다.

$$\frac{V_{COMP}(S)}{V_O(S)} = \frac{1}{s(C_{CC} + C_C)R_{FB2}} \times \frac{1 + sC_C R_C}{1 + sR_C \frac{C_C C_{CC}}{C_C + C_{CC}}} \quad (29)$$

여기에는 2개의 Pole과 하나의 Zero가 있는데,  $C_{CC}$ 가 연결되지 않은 경우 하나의 Pole과 하나의 Zero만 존재한다.

일반적으로 좋은 위상 여유를 얻기 위해서는 루프 이득이 -1의 기울기로 0db를 가로질러야 하며, 식 (30)이 충족되어야 한다.

$$20\log F_C - 20\log F_{RC} = 20\log A_{PO} + 20\log A_{EM} \quad (30)$$

여기서  $F_C$ 는 0db를 통과하는 루프 이득의 주파수로, 보통 스위칭 주파수의 1/6보다 낮은  $F_C$ 로 설정한다.

$F_{RC}$ 는 주회로의 Pole이다( $V_{COMP}$ 에서  $V_O$ 로).  $A_{PO}$ 는 주회로 전달 함수의 저주파수 이득이고,  $A_{EM}$ 은 피드백 증폭기의 중간 주파수 이득이다.

$$A_{PO} = \frac{R_O}{R_{SNS} \times A_{CSA}} \quad (31)$$

$$A_{EM} = \frac{R_C}{R_{FB2}} \quad (32)$$

식 (31), 식 (32)를 결합하면  $R_C$ 를 식 (33)과 같이 설계할 수 있다.

$$R_C = F_C \times 2\pi \times C_O \times R_{SNS} \times A_{CSA} \times R_{FB2} \quad (33)$$

$F_C = 17\text{kHz}$ 로 설정했을 때 주어진 값은 다음과 같다.

$C_O = 22\mu\text{F}$ ,  $R_{SNS} = 25\text{m}\Omega$ ,  $A_{CSA} = 2\text{V/V}$ ,  $R_{FB2} = 52.5\text{k}\Omega$

이렇게 되면  $R_C$ 는  $6.2\text{k}\Omega$ 이 된다. 일반적으로  $R_C$ 와  $C_C$ 의 Zero는 충분한 위상 여유를 갖도록 하기 위해  $F_{RC}$  근처에 배치된다.

$$F_{Z,EA} = \frac{1}{2\pi \times R_C \times C_C} = F_{RC} = \frac{1}{2\pi \times R_O \times C_O} \quad (34)$$

$$R_O = \frac{V_O}{I_O} = \frac{5\text{V}}{2.5\text{A}} = 2\Omega$$

그러므로 다음 식과 같이 된다.

$$C_C = \frac{R_O \times C_O}{R_C} = 7.1\text{nF}$$

$C_C$ 가  $8.2\text{nF}$ 이 되도록 설정한다. 출력 콘덴서로 세라믹을 사용했으므로  $C_{CC}$ 가 오픈될 수 있다.

전해 콘덴서를 출력으로 사용할 경우  $C_{CC}$ 의 Pole은 식 (35)와 같이 출력 콘덴서 ESR로 인한 Zero 근처에 위치해야 한다.

$$F_{P,EA} = \frac{1}{2\pi \times R_C \times \frac{C_C C_{CC}}{C_{CC} + C_C}} = F_{Z,ESR} = \frac{1}{2\pi \times \text{ESR} \times C_O} \quad (35)$$



광고 1면의 자세한 내용을 참고하세요