

Der er fortsat masser af liv i ASICs

ASICs er i det seneste årti blevet stadig mere 'truede' af ikke mindst FPGA'er. Men en ASIC-implementering – baseret på udstrakt brug af standard IP-byggeblokke – er stadig det rigtige valg i mange sammenhænge.

Af Robert Troy, ON Semiconductor

I det seneste årti har mange af de større OEM'er i en bred vifte af forskellige industrisegmenter givet udtryk for et ønske om at bevæge sig væk fra brugen af skræddersyede ASICs (Application Specific Integrated Circuits) og i stedet i langt højere grad basere systemløsningerne på standard off-the-shelf komponenter med det mål at nedbringe de samlede udviklingsomkostninger og samtidig reducere de ingeniørmæssige resurser, som er nødvendige at have *in-house* for at kunne håndtere ASIC designs.

Men i realiteten er skiftet fra ASIC til standardkomponenter slet ikke sket i det omfang, som de fleste havde forventet. En

del OEM'er har i de seneste tre til fire år faktisk i stedet oprustet de interne ASIC designteams og i væsentlig grad fortsat med at arbejde med ASIC-centrerede design-koncepter i forbindelse med systemudviklingen. ASICs er i mange sammenhænge nemlig fortsat helt afgørende for at kunne differentiere slutprodukterne i forhold til konkurrenterne i et marked, der bliver stadig mere kompetitivt i stort set alle branchesegmenter.

Men samtidig er det vigtigt, at OEM'er forstår, at ASIC-markedet er under markant forandring, hvilket de må forholde sig til, hvis de på optimal vis skal kunne udnytte de markante fordele, som ASIC-baserede løsninger kan tilbyde i sammenligning med

standardkomponenter – herunder ikke mindst programmerbare platforme som FPGA'er.

Der er således en række tekniske og økonomiske faktorer, som skal analyseres til bunds, når man overvejer en ASIC-implementering for at sikre, at det systemdesign – som ASIC-chipen skal 'rumme' – implementeres så effektivt som muligt, samtidig med at de relaterede omkostninger og udviklingsomkostninger holdes på et minimum.

De vigtigste nøgleparametre

De vigtigste parametre i ethvert ASIC-design er performance, effektforbrug, chipstørrelse, enhedsomkostninger, funktionalitet samt NRE (non-recurring engineering) omkostningerne, ligesom 'time-to-market' overvejelser selvfølgelig også indgår som et særdeles vigtigt element. Det nytter jo ikke noget, at det er muligt at realisere en 'drømme' ASIC, hvis processen fra koncept til færdig chip tager så lang tid, at markedsvinduet for længst er væk, når chip'en er færdig.

Der kan foretages mange forskellige trade-offs med sigte på at optimere ASIC'en med hensyn til en eller flere af de nævnte parametre, men når en designer eller kunde ønsker at booste et specifikt aspekt i ASIC'en, betyder det normalt også, at man må gå på kompromis andre steder.

I et f.eks. bærbart konsumerprodukt har ASIC-kredsens effektforbrug høj prioritet, idet effektforbruget jo har betydning for batterilevetiden. I den type applikationer vil der normalt også være pladsmæssige restriktioner at tage hensyn til. Hvis man skal kunne honorere begge disse højt prioriterede parametre, kan det være nødvendigt at 'barbere' det understøttede featuresæt, ligesom man kan være nødt til at acceptere f.eks. hastighedsmæssige begrænsninger.

ASICs hvæsser kniven

Programmerbar logik som FPGA'er er gennem det seneste årti med stadig stigende styrke blevet markedsført som et erstatning for standard celle ASIC-teknologier, men i realiteten kan FPGA'er fortsat ikke 'levere' på samme måde som en toptunet ASICs.

FPGA'er udmærker sig ved en høj grad af fleksibilitet, idet det er muligt at lave hard-

wareændringer i løbet af udviklingsprocessen. Dermed er det inden for rækkevidde at udføre hardware/software prototyping på et tidligt tidspunkt og dermed reduceres designrisikoen, ligesom det på et senere tidspunkt efter introduktionen af et produkt er muligt at lave visse former for redesigns og optimeringer med afsæt i den eksisterende hardwareplatform.

Men en FPGA-baseret implementering vil aldrig kunne tilbyde den samme mulighed for optimering, som det er tilfældet med en ASIC.



Robert Troy, On Semiconductor.

Hvis man beslutter sig for at basere et design på en given FPGA familie, vil man i sagens natur være begrænset med hensyn til dimensionerne, on-chip faciliteterne samt antallet af look-up tables (LUTs) med mere i de tilgængelige medlemmer af den valgte FPGA familie.

Dette er ikke tilfældet i en ASIC, hvor systemudviklerne som udgangspunkt starter med et 'blankt papir'. Der er langt videre grænser og større fleksibilitet med hensyn til valg og prioritering af parametre som udnyttelse af chip- og boardareal, power budget samt operativ hastighed, der hver for sig kan optimeres, så de krav, der stilles i den aktuelle applikation, på bedst mulig vis kan adresseres.

Mere end nogensinde gælder det om at have en tæt kontakt mellem system- og ASIC-udviklerne på den ene side og den producent, der skal producere og levere selve ASIC-chip'en, hvilket der historisk set ikke har været tradition for før på et relativt tidspunkt i ASIC-designprocessen.

...FORTSÆTTES NÆSTE SIDE

FORTSAT FRA SIDE 13:

I en verden, hvor designkompleksiteten og performancekravene hele tiden stiger, og hvor der er meget strenge tids- og omkostningsmæssige begrænsninger, er det afgørende, at der tænkes i nye og mere samarbejdsfokuserede baner, hvor ASIC-udvikler og -producent allerede i tidligste konceptmæssige faser taler sammen.

Det gælder bl.a. med hensyn til valg af procesteknologi, som har stor betydning for den funktionalitet, det er muligt at integrere i ASIC-chip'en, samt i hele den overordnede designproces fra start til slut.

ASIC-udviklerne skal fra starten være fuldstændig bevidste om, hvad der er teknisk muligt og hvilke begrænsninger, der eventuelt måtte være, så projektet fra starten har de grundlæggende forudsætninger for at blive gennemført efter en afstemt tidsplan, så man undgår utilsigtede re-spins, der på en gang er kostbare og naturligvis samtidig forlænger udviklingstiden.

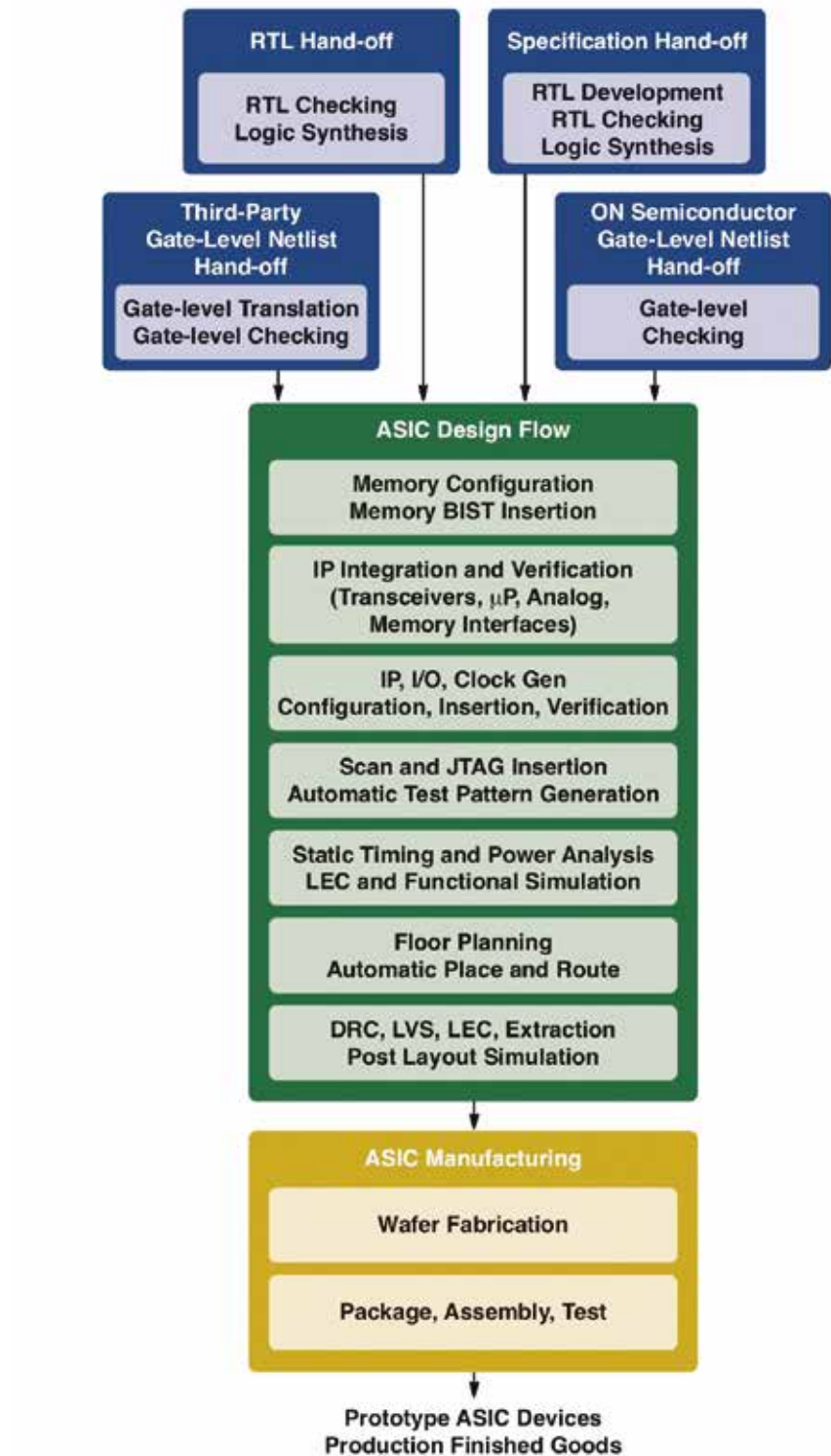
Standarder rykker ind i ASIC-chip'en

Mange systemudviklere adresserer de nævnte problemstillinger ved i langt højere grad end tidligere at basere ASIC-implementeringerne på standard teknologier. Det gælder bl.a. med hensyn til de benyttede system-interkonnekteringer, processorer og subsystemer samt eksterne interfaces med mere.

På tværs af mange forskellige ASIC-designs ser man nu, at der benyttes identiske processorer og subsystemer samt standardiserede interkonnekteringsbusser, hvilket samtidig også er med til at sikre kodekompatibilitet mellem forskellige produktgenerationer.

På den måde bliver det således meget lettere og hurtigere og mere sikkert, at bevæge sig fra en ASIC-generation til den næste, når den næste generation af produkter, hvor ASIC'en typisk indgår som et helt central systemelement, skal udvikles.

IP (Intellectual Property) blokke, der er compliant med højhastigheds interkonnekteringsprotokoller baseret på verificerede standarder som f.eks. PCI Express, Ethernet og MIPI, gør det muligt for systemudviklerne at benytte standard fysiske interfaces og controller-blokke og dermed også være sikre



Overordnet diagram for en moderne ASIC implementering i gennem alle faser.

på, at de ikke løber ind i kompatibilitets-problemer, efter ASIC'en er produceret.

Der er også mange bredbånds memory interfaces tilgængelige i form af IP-blokke, ligesom leverandørerne tilbyder forskellige typer 'silicium-proven' interfaces, som kan integreres direkte i et design.

Brug (og genbrug) af standard-løsninger og IP-blokke er således med til at eliminere

risikoen for fejl i projektfasen, hvilket såvel teknisk som finansielt er positivt.

Kunder overvurderer egne krav

Generelt er der en tendens til, at mange ASIC-designere/kunder overestimerer, hvad de reelt har brug for i en given ap-

pplikation, hvor de ønsker at benytte en ASIC. De spørger som udgangspunkt måske efter højtydende processorkerner som f.eks. ARM Cortex A familien eller PowerPC 460 samt højhastigheds serielle interfaces som USB 3.0 i sammenhænge, hvor man uden problemer for slutapplikationen kan være lidt mindre ambitiøse med hensyn til specifikationskravene, så ASIC'en kan udvikles på langt kortere tid og med færre NRE omkostninger.

Systemarkitekter og designere skal overordnet træffe nogle svære beslutninger. De kan beslutte sig for selv at stå for hele implementeringsarbejdet og håndtering af produktion samt assembly og test-flowet. Alternativt kan de alliere sig med ASIC designhuse og foundries, der tilbyder ASIC-services, i forbindelse med systemimplementeringen.

Hvis man vælger det sidste, kan dele af designaktiviteterne offloades, men i praksis er det stadig vigtigt, at designerne overvåger designflowet samt packaging- og testprocesserne, idet selv små problemer, der måtte opstå i flow'et, kan være med til at ødelægge den samlede økonomi i ASIC-projektet.

Et alternativ til at engagere sig med en kombination af designhus og foundry - eller

selv at stå for hele ASIC designprocessen - kan være at tage kontakt med en chipproducent/leverandør, som har en etableret ASIC forretningsenhed. Selvom antallet af halvlederleverandører, som tilbyder ASIC-services, er blevet færre i de seneste år, så er der fortsat et antal af firmaer, som tilbyder omfattende ASIC-implementerings-services baseret på mange års erfaring i markedet.

Hvis OEM'erne vælger at gå den vej, kan man trække på de pågældende leverandørers erfaringer med forskellige procesteknologier, så udgangspunktet for at vælge den optimale procesteknologi bliver den bedst mulige. ASIC-leverandøren kan naturligvis også bidrage med viden om, hvilke IP-blokke der fungerer godt sammen, så den overordnede ASIC-systemydelse kan optimeres.

F.eks. kan en ASIC-leverandør fra et tidligere projekt have erfaret, at man i forbindelse med den fysiske chip-implementering af interkonnetteringsfaciliteterne i en given procesteknologi kan booste ydelsen markant, hvis der laves nogle bestemte modifikationer af nogle MAC og PHY IP blokke, hvilket er viden, som ASIC-designeren naturligvis ikke på egen hånd har mulighed for at kende og dermed udnytte.

I sammenligning med andre IC-løsninger udmærker ASIC sig generelt ved at tilbyde en højere applikationsikkerhed, hvilket er vigtigt for stadig flere virksomheder, som nu må erkende, at risikoen for *counterfeiting* er blevet en problemstilling, som man er nødt til at tage alvorligt. Derfor er det også vigtigt, at man entrerer med firmaer, der har praktisk erfaring med, hvordan man på bedst mulig vis sikrer sit design mod kopiering eller andet i den retning.

ON Semiconductor er blandt de virksomheder, der tilbyder en omfattende palet af ASIC-services - baseret på mange år erfaring inden for området, og firmaet har tilgang til en bred vifte af avancerede teknologier - via såvel egne fabs samt eksterne, tilknyttede foundry partnere.

Kunderne har også tilgang til et team af erfarne IP-eksperter, som kan være med til at sikre, at systemdesignerne tager velinformerede beslutninger med hensyn til de optimale trade-offs, når det gælder nøgleparametre som ydelse, effektforbrug, kostpris, funktionalitet mere, så ASIC'en på bedst mulig vis bliver fuldt optimeret til at håndtere den specifikke opgave, som den er designet til at eksekvere. ■