

• 전자회로 전문지 •

반도체네트워크

SEMICONDUCTOR NETWORK

고객님이 필요하신 것,
저희가 보유하고 있습니다.

www.DIGIKEY.KR

Digi-Key CORPORATION

Special Report : 외부 메모리 솔루션을 이용한 시스템 성능 향상

2010. 08

• 통권 : 184호 • 전화 : 02-792-9830 • www.semiconnet.co.kr

세계표준

Tektronix®
공식대리점



디지털 포스퍼 오실로스코프
DPO70000/DSA70000 시리즈
4 ~ 20 GHz



혼합신호 오실로스코프
MSO70000 시리즈
4 ~ 20 GHz



로직 애널리저
TLA7000 시리즈
혁신적인 실시간 디지털시스템
분석 솔루션



디지털 포스퍼 오실로스코프
DPO7000 시리즈
500 MHz ~ 3.5 GHz



샘플링 오실로스코프
DSA8200 시리즈
DC ~ 80+ GHz



로직 애널리저
TLA 5000B 시리즈
up to 136 채널

전 세계 엔지니어 10명 중 8명이 최고의 설계를 위해 텍트로닉스 오실로스코프를 사용하고 있습니다. 텍트로닉스의 로직분석기는 현존 최고속 마이크로 프로세서와 메모리 설계에서 로직분석 세부정보를 포착하는 데 필요한 속도와 유연성을 갖추고 있습니다.

대다수의 엔지니어들이 업계 제일의 성능과 정밀도, 유연성과 쉬운 사용 방법, 그리고 신뢰성의 텍트로닉스 오실로스코프와 로직분석기, 소프트웨어 애플리케이션, 액세서리의 도움을 받고 있습니다. 세계에서 가장 빠른 오실로스코프인 20 GHz DPO72004와 DSA72004를 포함한 텍트로닉스의 다양한 제품군은 완벽한 디버그 및 분석부터 가장 진보된 데이터 수집까지 모든 것을 제공합니다. 텍트로닉스는 70년의 역사를 지닌 테스트 및 측정 분야의 혁신 기업으로 세계최고의 오실로스코프 및 로직분석기와 (주)누비콤의 전문가들이 귀사를 세계 시장으로의 도약을 도와드립니다.

최고의 오실로스코프와 로직분석기에 관련된 상담은 이제 (주)누비콤과 해 주십시오.

www.nubicom.co.kr
www.oscilloscope.co.kr
070-7011-8606

NUBICOM
Test & Measurement
(주) 누 비 콤

소형 집적 회로들의 CDM 테스트

이 원고에서는 소형 소자들을 테스트할 때의 어려움에 대해서 논하는 동시에 작은 소자들을 장 유도 CDM 방식으로 테스트 시 테스트 방법을 어떻게 향상시킬 수 있는지에 대해 시도된 몇 가지 아이디어를 제시하고자 한다.

글/Robert Ashton, ON Semiconductor, Marty Johnson, National Instruments, Scott Ward, Texas Instruments

집적 회로들은 다양한 테스트를 이용하여 ESD 특성
에 따라 분류된다. 가장 일반적인 테스트로는 HBM(Human Body Model)과 CDM(Charged Device Model)이 있다. 이 두 가지 ESD 분류 방법은 기본적으로 ESD가 제어되는 제조 환경에서 집적회로가 ESD 스트레스를 받으면서 얼마나 잘 견딜 수 있는지를 나타낸다. HBM은 가장 오래된 ESD 테스트 방법이지만 일반적으로 제조라인의 ESD 제어 전문가들은 현대의 고도로 자동화된 어셈블리 공정에서는 CDM이 더 중요한 테스트 방법이라는데 동의한다.

CDM에서 스트레스의 양은 소자의 크기에 따라 달라진다. 따라서 CDM에 관한 일반적인 통념은 매우 작은 집적 회로들은 피크 전류가 작으므로 테스트할 필요가 없다는 것이었다. 그러나 최근 우리는, 흔히들 생각하듯 매우 작은 소자의 피크 전류도 미미하지 않다는 것을 증명한 바 있다. 고속 오실로스코프를 이용한 측정에서 매우 작은 소자에서의 피크 전류는 비록 펄스 폭이 매우 좁기는 하지만 놀랄 만큼 높은 전류값으로 유지된다는 것이 확인되었다.

예전에는 가장 일반적인 CDM 테스트 형식인 장 유도 CDM 테스트1 표준에서 요구하는 1GHz 오실로스코프가 사용되었기 때문에 이와 같은 높은 피크 전류들을 잡아내지 못했었다. 이 원고에서는 소형 소자들을 테스트할 때의 어려움에 대해서 논하는 동시에 작은 소자들을 장 유도 CDM 방식으로 테스트 시 테스트 방법을 어떻게 향상시킬 수 있는지에 대해 시도된 몇 가지 아이디어를 제시하고자 한다.

소형 소자들을 테스트 할 때의 문제점

초소형 집적 회로에서 예상보다 높은 피크 전류가 관측되었다는 것은 불과 수 밀리미터 크기의 소형 소자들의 테스트를 담당하고 있는 ESD 테스트 엔지니어들에게는 나쁜 소식이다. **그림 1**은 장 유도 CDM 테스트에 위에 놓인 작은 8핀 CSP 패키지를 보여준다. 테스트를 받고 있는 각각의 핀에 접촉해야 하는 pogo 핀이 전체 집적 회로 크기의 상당 부분을 차지한다. 테스트 받고 있는 소자를 옮기기 위해 많은 접촉이 필요한 것은 아니지만 반복적으로 그 소자의 위치를 다시 잡아주어야 한다.

장 유도 CDM 테스트를 하는 동안에는 보통 진공을 이용하여 DUT(device under test)의 위치를 유지시켜 준다. 초소형 소자에서는 이 방법이 그 소자의 위치를 고

그림 1. CDM 테스트(Orion) 내부의 소형 CSP

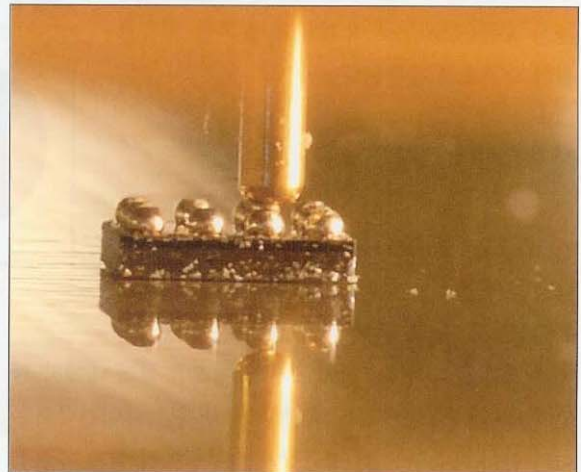


그림 2. 진공 흡입구가 있을 때(WH)와 없을 때(NH) 최대 전류와 총 전하의 비

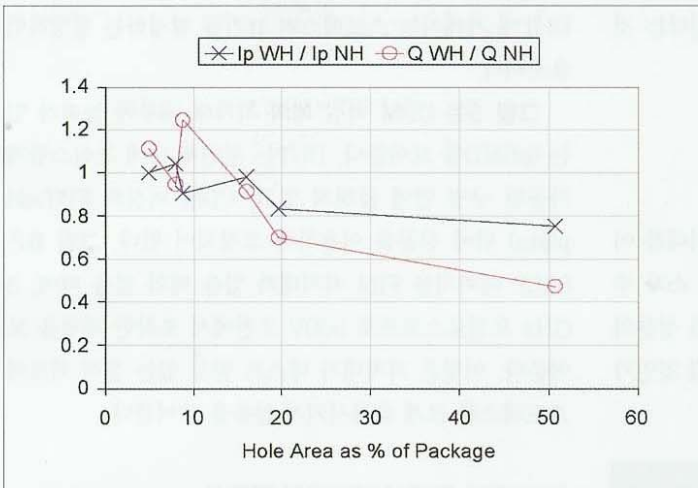
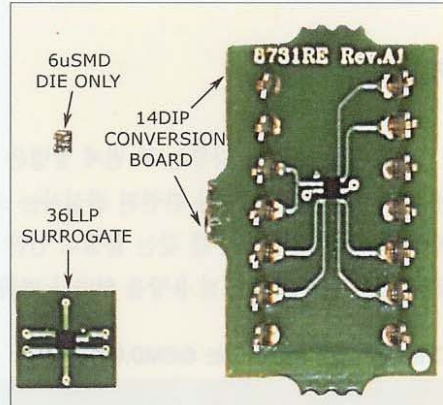


그림 3. 6 μ SMD(왼쪽 위) 패키지만 있을 때; 6 μ SMD가 위에 장착된 36LLP 대용 보드(왼쪽 아래); 6 μ SMD가 위에 장착된 14DIP 변환 보드(오른쪽)



정식켜 주지 못하는 경우가 종종 있다. 게다가 진공 흡입구는 DUT 크기에 비교하여 상당 부분을 차지하며, 소자의 스트레스에 영향을 미친다. 진공 흡입구가 DUT 면적의 약 18% 이상을 차지하면 스트레스의 크기가 줄어들기 시작한다. 그림 2는 진공 흡입구 위에 놓인 소자와 그렇지 않은 소자간에 최대 전류 또는 총 전하로 측정된 스트레스의 크기를 비교해 보여 준다.

따라서 CDM 테스트를 하는 동안 소자를 고정시키기 위하여 진공을 이용하는 데에는 두 가지 문제가 있다. 우선, 그러한 방법으로 하지는 않지만 설령 통한다 하더라도 테스트 결과에 영향을 주기 시작한다. 소형 소자의 테스트를 더 원활하게 하기 위하여 업계에서는 두 가지 방법이 시도되었는데, 소형 패키지를 어떤 홀더 위에 장착하거나 지지 구조물 또는 지지대가 있는 곳에 디바이스를 고정시키는 방법이 그것이다. 그 두 가지 방법은 아래에서 논하기로 한다.

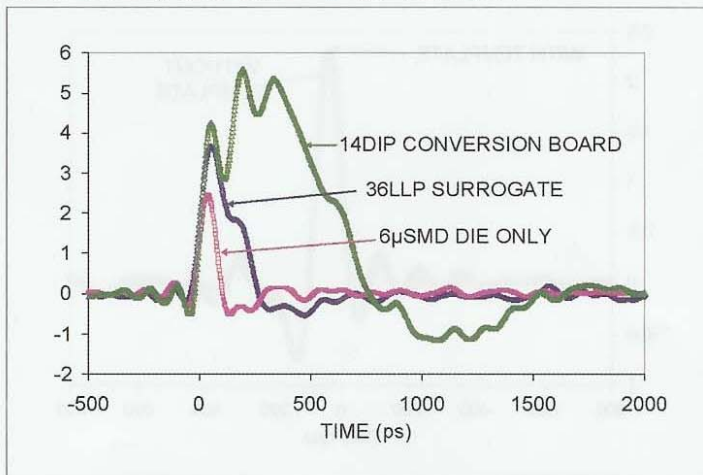
홀더 위의 소형 소자들

소자만 있는 경우, 소자가 14DIP 변환 보드 상에 장착된 경우, 그리고 그 소자가 36LLP 대용 보드 상에 장착된 경우의 세 가지 환경에서 CDM 측정을 6 μ SMD 상에

서 해보았다. 이 세 가지 경우의 크기가 그림 3에 비교되어 있다. 그림 4의 CDM 파형은 8GHz 오실로스코프를 가지고 500 V에서 세 가지 옵션에 대해 측정되었다. 그 결과 보드 상에 장착하는 것이 집적 회로에 가해지는 스트레스를 증가시킨다는 것을 보여준다.

36LLP 대용 보드에서의 스트레스 증가는 심하지 않은 편이며, 손쉬운 핸들링과 보다 신뢰할만한 테스트 결과 사이의 현실적인 절충점으로 생각할 수 있다. 14DIP 변환 보드 상에 장착할 경우는 스트레스 증가가 몇 배는 심하며, 아마도 받아들이기 어려운 수준일 것이다. 다행

그림 4. 8 GHz 오실로스코프를 가지고 500V에서 각각 CSP(6 μ SMD), 36LLP(QFN) 대용 보드, 14DIP 변환 보드에 대해 측정한 파형의 비교

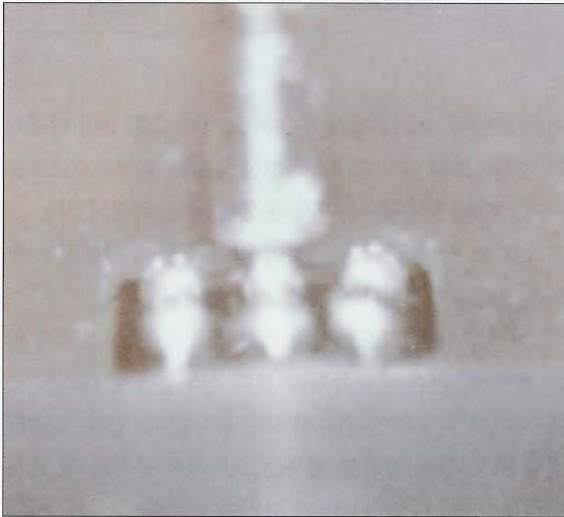


히도 36LLP 대응 보드는 테스트하는 동안 움직이기 쉬운 14DIP 변환 보드보다 사실상 다루기가 더 쉽다는 것이다.

지지대

작은 집적 회로를 다루는 두 번째 방법은 지지대를 이용하는 것이다. 지지대와 관련된 관심사는 소형 소자 주위의 더 높은 유전 상수를 갖는 물질로 인한 유전 성분의 존재가 집적 회로의 정전 용량을 얼마나 변화시킬 것인가

그림 5. 지지대에 눌러 있는 6 μ SMD.(RCDM3)



하는 것이다. DUT와 FP(field plate) 간의 정전 용량은 DUT에 가해지는 스트레스의 크기를 결정하는 결정적인 요소이다.

그림 5는 CDM 머신 내의 지지대 내부에 눌러져 있는 6 μ SMD를 보여준다. DUT는 절연체 내에 조심스럽게 가공된 구멍 안에 얹혀져 있고, CDM 머신의 FP(field plate) 위에 진공을 이용하여 고정되어 있다. 그림 6은 6LLP 패키지용 FR4 지지대가 있을 때와 없을 때에, 8 GHz 오실로스코프로 500V 조건에서 포착한 파형을 보여준다. 이것은 지지대가 테스트 받고 있는 집적 회로에 스트레스를 크게 증가시키지 않음을 보여준다.

CDM 테스트에서 지지대의 필요성


매우 작은 집적 회로를 장 유도 방식을 이용한 CDM 방식으로 테스트하는 데는 상당한 어려움이 따른다. 매우 작은 소자를 회로 보드 상에 실장하면 다루기가 훨씬 수월해진다. 하지만 보드가 너무 커지면 보드 없이 테스트를 할 때보다 소자가 스트레스를 훨씬 많이 받게 되므로 보드가 너무 커지지 않도록 주의한다. 테스트하는 동안 소자를 제 자리에 고정시켜주는 지지대를 사용하면 스트레스가 그다지 추가되지 않는다. 따라서 테스트하는 동안 소자를 잘 고정시켜줄 지지대를 제작하는 것은 도전할 만한 일이 된다. 

그림 6. 지지대가 있을 때와 없을 때의 파형 비교(8GHz 오실로스코프로 500V에서 6LLP)

