

主動箝位順向式轉換器系列(中)

主動箝位技術襄助

順向式轉換器取得大小訊號回應

Christophe Basso

本系列的第一篇文章研究以三次繞組為基礎的順向式轉換器。在順向式架構中，能量從源極吸收，並在功率開關導通時間期間傳輸至負載。在此刻，磁化電流給磁心儲能，但在功率傳輸方面沒有發揮作用。為免磁心飽和，設計人員必須確保在下一個週期出現前讓變壓器恰當退磁。這就是三次繞組的目標，雖然它也有電壓應力及硬開關方面的缺點。

主動箝位技術不僅限制功率電晶體漏極在關斷時的電壓偏移，還幫助在某些條件下，實現近似零電壓開關(ZVS)動作。當開關損耗降至最低時，就變得更易於增加

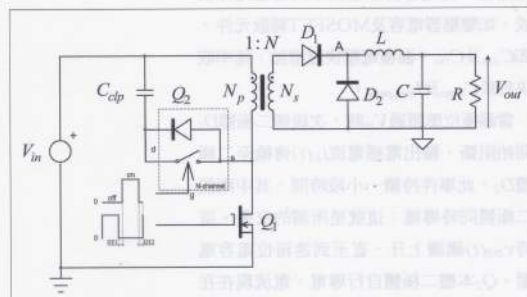


圖1 箝位電容連接至輸入直流軌，限制關斷時的漏極電壓偏移。

開關頻率並且減小磁性元件尺寸。本文將介紹主動箝位順向式轉換器之動作，並獲得其大訊號和小訊號回應。

主動箝位順向式轉換器架構介紹

圖1所示的是簡化的主動箝位式順向轉換器。次級側沒有變化，仍然是降壓型拓撲結構。變化的是初級側，變壓器不再有三

次繞組。電路圖中出現另一個受控開關 Q_2 ，它連接漏極節點至額外電容 C_{clp} 。在此表徵電路圖中， C_{clp} 透過N溝道電晶體 Q_2 (圖中特意繪出它的本體二極體)連接至直流輸入線路。此電晶體要求特殊的高邊驅動器，因為它的源極浮動。此驅動器可以是專用積體電路的形式，但也可使用高壓脈波變壓器。

主動箝位順向式轉換器架構介紹

如果說N型通道電晶體通常應用於高壓交流對直流(AC-DC)主動式箝位轉換器(高達400伏特直流軌)，大多數直流對直流(DC-DC)電訊磚式轉換器(輸入電壓較低，為36~72V)採用的則是P通道電晶體。箝位電容此時對地參考，能夠使用P通道電晶體；而P通道電晶體的對地參考驅動電壓比本系列第一篇文章論及的方案

更易於詳盡說明。直覺地，如果漏極應在配置上類似，P通道金屬氧化物半導體場效電晶體(MOSFET)的 C_{clp} 額定電壓，大於N溝道MOSFET的 C_{clp} 額定電壓。

主動箝位順向式轉換器運作說明

現在來簡要闡釋一下主動箝位順向式轉換器怎樣工作。對於那些對此轉換器錯綜複雜之處感興趣的讀者而言，敬請參照本文末尾列出的參考文檔。所有都從功率開關閉合開始研究。開關導通時的等效電路類似於經典順向式工作。導通期間施加在磁化電感上的電壓取決於 Q_1 兩端的電壓降：

$$v_{mag}(t) = V_{in} - v_{loss}(t) \quad \text{公式1}$$

此時在MOSFET中迴圈流動的電流由反射電感電流 $i_L(t)$ 及磁化電流 $i_{mag}(t)$ 構成。MOSFET暫態損耗的計算就很簡單：

$$v_{loss}(t) = i_D(t)r_{on1} = [i_{mag}(t) + Ni_L(t)]r_{on1} \quad \text{公式2}$$

在導通時間的末尾，磁化電流 i_{mag} 到達以下等式表達的值：

$$I_{mag,peak} = S_{mag}t_{on} = \frac{V_{in}}{L_{mag}}t_{on} \quad \text{公式3}$$

其中，初級側斜率 S_{mag} 可以表達為：

$$S_{mag} = \frac{V_{mag}}{L_{mag}} \approx \frac{V_{in}}{L_{mag}} \quad \text{公式4}$$

次級側電壓由公式1定義的初級側電壓按變壓器圈數比來比例變化而得，並驅動功率電感L：

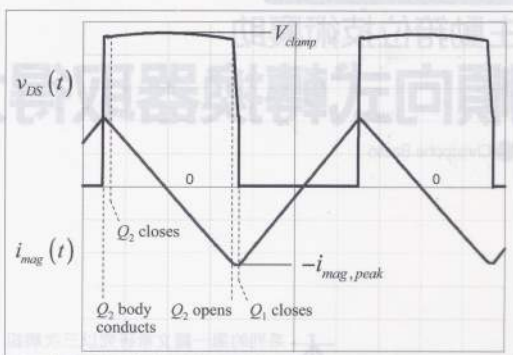


圖2 在主開關再次導通之前插入延遲時間以使 C_{lamp} 放電。

$$v_{sc}(t) = N(V_{in} - [i_{mag}(t) + Ni_L(t)]r_{on1}) \quad \text{公式5}$$

請注意功率開關 $r_{DS(on)}$ t_{on1} 產生的暫態損耗成分。這是主動箝位架構的要點：在分析期間，必須將初級側迴圈流動的磁化電流考慮在內，否則，此功率段的交流回應，仍然保持跟經典順向式架構相同。

在開關斷開時，磁化電流維持單獨迴圈流動，因為我們假定次級側二極體瞬間阻斷，反射電流 $Ni_L(t)$ 消失。此時磁化電流透過漏極節點提供的集總電容 C_{lamp} 找到一條路徑，此電容實際上由不同寄生元件構成，如變壓器電容及MOSFET雜散元件，即 C_{oss} 及 C_{rss} 。漏極電壓快速增加，速率取決於 C_{lamp} 及 $I_{mag,peak}$ 。

當漏極位準超過 V_{in} 時，次級側二極體 D_1 開始阻斷，輸出電感電流 $i_L(t)$ 傳輸至二極體 D_2 。此事件持續一小段時間，其中兩個二極體同時導電：這就是所謂的交疊。這時 $v_{DS}(t)$ 繼續上升，直至到達箝位電容電壓。 Q_2 本體二極體自行導電，電流現在在閉合電路中迴圈流動。在此事件(第一個停

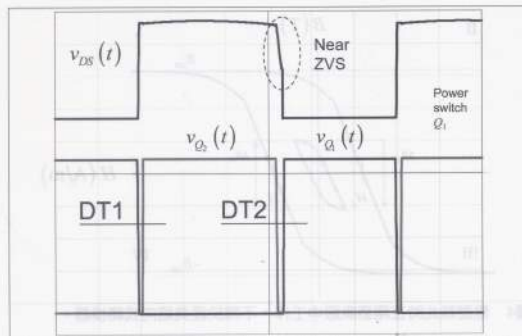


圖3 插入及調節了停滯時間，以確保上邊開關 Q_2 的ZVS工作，以及提供足夠時間來讓 C_{clamp} 再重新啟動 Q_1 之前放電。

滯時間期間)之後，控制器就立即指示 Q_2 導通。在此事件發生時， V_{DS} 幾乎為0(本體二極體導電)，確保了ZVS工作。功率開關漏極端子也箝位至：

$$V_{clamp}(t) = V_{in} + V_{clp}(t) + r_{on2}i_{mag}(t) \quad \text{公式6}$$

磁化電感兩端的電壓已經反向，其電流開始以下面的斜率下降：

$$S_{mag} = -\frac{V_{clp}}{L_{mag}} \quad \text{公式7}$$

假定的是箝位電容電壓保持恆定。實際上，箝位電容上的電壓小幅上升，當 $i_{mag}(t)=0$ 時到達峰值。在此刻，變壓器磁心重置。既然電流為0，它就開始改變方向，因為 Q_2 仍然閉合。磁化電流向後迴圈流動，但仍處在閉合電路之中。當此電流到達負峰值時，儲存在磁化電感中的能量就是：

$$E_{mag} = \frac{1}{2} L_{mag} I_{mag,peak}^2 \quad \text{公式8}$$

在此點，控制器指示 Q_2 開路，迫使磁化電流採用另一個迴圈流動路徑。這時電流

流過輸入源，並透過 Q_1 寄生電容 C_{lamp} 返回：此電容這時與磁化電感諧振，並開始放電。漏極電壓從等於 $V_{in} + V_{clp}$ 的箝位電壓下降至輸入電壓 V_{in} 。在此刻跟 Q_2 被第二個停滯時間DT2關斷的時刻不同，控制器再次將 Q_1 切換導通，另一個週期開啟。由於漏極-源極電壓已經降低，開關損耗大幅降低。方程式(8)至關重要，因為它對應於當 Q_2 斷開時磁化電感中儲存的可用能量。正是此能量將被用於為 C_{lamp} 放電。

當漏極位準等於 V_{in} 並將進一步下降時，次級側二極體再次開始導電，此時電感電流 $i_L(t)$ 按變壓器圈數比 N 比例反射至初級側。透過此舉，抑制了磁化電流，並阻礙 C_{lamp} 放電過程。為確保更強的放電，設計人員須要加深變壓器磁心氣隙，以降低 L_{mag} ，並增加磁化電流。然而，在某個點，此電流的迴圈流動會在初級側產生不可接受的損耗。記住，此電流並不參與初級側至次級側的能量傳輸，但由於它已大幅增加以用於主動式箝位目的，故會導致 Q_1 損耗。

有鑑於此，設計人員通常接受滿額功率時漏極-源極電壓下降至 V_{in} ，而當(輕載甚至是空載條件下)輸出直流電流降低時，就可以獲得幾乎完成的ZVS。

圖2及圖3示範典型的模擬工作波形。在功率開關斷開時，漏極-源極電壓透過自發導電的 Q_2 本體二極體到達箝位電壓。數十奈秒(ns)後 Q_2 導通，確保ZVS工作(DT1期間)。漏極電壓極佳地箝位至幾乎恆定的電平 V_{clamp} 。此位準諧振，當磁化電流為0時到達最大值。然後磁化電流沿負值增大，到達另一個峰值負值。在此刻，控

制器指示主動箝位開關 Q_2 斷開，磁化電流對集總電容放電。在DT2之後，功率開關 Q_1 重新激活，涉及 C_{lmp} 的開關損耗大幅降低。

在此主動箝位轉換器中，磁化電流的分布以0為中心，表示平均值為0。在磁心方面，轉換器此時使變壓器在兩個象限I和II中工作，而經典順向式結構僅採用象限I工作。此原理如圖4所示，其中設計人員可以看到磁通密度在負值(關斷時間末尾)與正值(導通時間末尾)之間移動。這就改善磁心利用，如果有需要的話，設計人員可以採用比經典順向式轉換器更大的磁通密度擺幅來設計。

主動箝位轉換器的結構複雜，本文僅是快速介紹它的工作原理。

借力主動箝位式轉換器 大訊號建模非難事

大訊號建模涉及到寫出所謂的大訊號方程式：注意是「非線性」，然後將它們圍繞某個工作點線性化。為在主動箝位式轉換器運用此技巧，設計人員可以將此架構分解為兩個獨立轉換器：

• 磁化電流產生器

涉及磁化電感、箝位電容及上邊串列開關 Q_2 。

• 隔離降壓轉換器

涉及連接至 V_{in} 的初級側電壓、 Q_1 電壓降，還結合 D_1 陽極上按比例縮小的電壓，然後被電感電容(LC)濾波器濾波，最後到達負載。

可以單獨處理這兩個轉換器，這樣可以簡化分析。正如圖5所示，左側顯示的是磁化電流產生器，構建工作週期D相關的

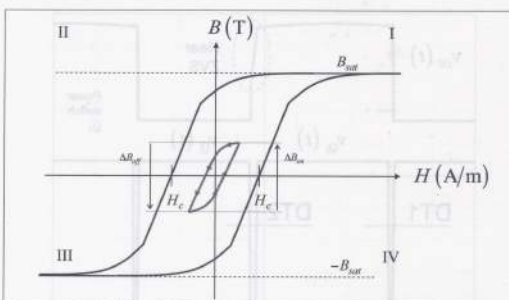


圖4 變壓器此時在兩個象限中工作，不同於經典順向式轉換器。

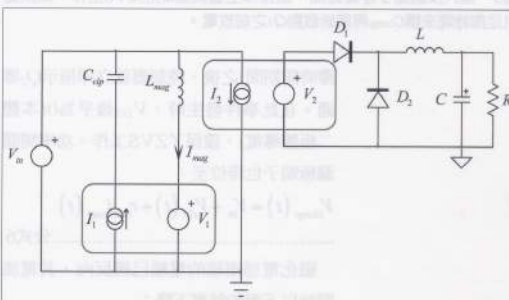


圖5 主動箝位轉換器可以建模為磁化電流產生器及經典降壓型拓撲結構。

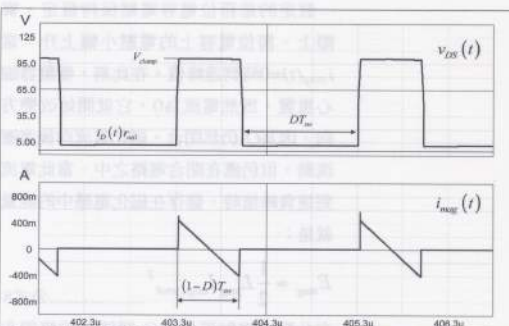


圖6 在關斷時間期間漏極電壓增加至箝位電壓峰值，而磁化電流在箝位電容中迴圈流動。

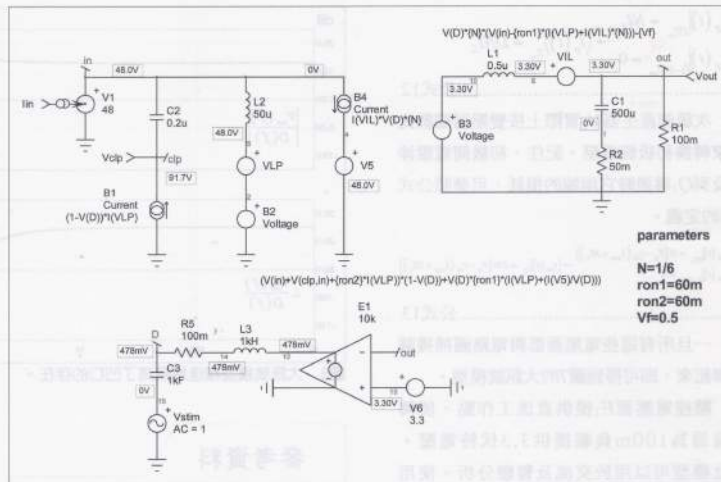


圖7 大訊號模型涉及磁化電流產生器及隔離降壓轉換器。

磁化電流。右側是傳統隔離式降壓轉換器表示圖，其中變壓器由電流源 I_2 及電壓源 V_2 建模。

小訊號或大訊號建模涉及的是波形平均，將不連續時域訊號描述為連續時域的方程式。如果設計人員採用磁化電流產生器 I_1 ，將會獲得什？首先，僅在關斷時間期間，電流在箝位電容中迴圈流動，而在導通時間期間，此電容的電流為0(圖6)。設計人員可以立即寫出兩個方程式，根據它們可以立刻得出平均值：

$$\begin{aligned} i_{clp}(t) \Big|_{DT_{on}} &= 0 \\ i_{clp}(t) \Big|_{(1-D)T_{on}} &= I_{mag} \end{aligned} \rightarrow \langle i_{clp}(t) \rangle_{T_{on}} = (1-D)I_{mag}$$

.....公式9

其中 I_{mag} 是平均磁化電流。

對於漏極電壓源 V_1 而言，功率開關兩端的電壓降就發展為導通時間期間公式2描述的MOSFET暫態損耗。然後在關斷時

間期間，它就跳躍至箝位電壓。再次表述兩個事件期間的漏極位準，並推导出平均值：

$$\begin{aligned} v_{ds}(t) \Big|_{DT_{on}} &= v_{ds}(t)_{avg} + N I_L \\ v_{ds}(t) \Big|_{(1-D)T_{on}} &= V_{clamp} \end{aligned} \rightarrow \langle v_{ds}(t) \rangle_{T_{on}} = V_{clamp} (1-D) + D v_{ds}(t)_{avg} + N I_L$$

.....公式10

在此表達式中， V_{clamp} 是 Q_2 導通時的漏極節點電壓。它由輸入電壓加箝位電容電壓構成，最後， Q_2 $I_{DS(on)}$ ， I_{on2} 電壓降為：

$$V_{clamp} = V_{in} + V_{clp} + r_{on2} I_{mag}$$

.....公式11

請注意，上面表達式中的 I_L 是流過電感 L 的電流，是 I_{out} 的平均(直流)值。

降壓段要求圍繞電流源 I_2 和電壓源 V_2 來對變壓器建模。變壓器初級側中的電流 $i_p(t)$ 只不過是按變壓器圈數比 N 比例調變的電流。在 DT_{on} 期間主開關導通時存在此電流。因此，設計人員就得到：



$$\begin{aligned} i_p(t)_{D_{T_{on}}} &= NI_L \\ i_p(t)_{(1-D)T_{on}} &= 0 \rightarrow \langle i_p(t) \rangle_{T_{on}} = DNI_L \end{aligned} \quad \text{公式12}$$

次級側產生器 V_2 實際上按變壓器圈數比來轉換初級側電壓。記住，初級側電壓涉及到 Q_1 導通時它兩端的損耗，可參照公式5的定義。

$$\begin{aligned} v_{m}(t)_{T_{on}} &= N(V_p - r_{on}(I_{ms} + NI_L)) \\ v_{m}(t)_{(1-D)T_{on}} &= 0 \rightarrow \langle v_m(t) \rangle_{T_{on}} = DN(V_p - r_{on}(I_{ms} + NI_L)) \end{aligned} \quad \text{公式13}$$

一旦所有這些電壓源都與電路圖捕獲關聯起來，即可得到圖7的大訊號模型。

壓控電壓源 E_1 提供直流工作點，使轉換器為100m負載提供3.3伏特電壓。此模型可以用於交流及暫態分析。使用SPICE的好處是如果使用非線性模型來運行交流分析，SPICE會首先將它圍繞直流工作點線性化，然後對其重新交流掃描，提供快速截取的波德圖，換言之，設計人員毋須再進行小訊號分析。這就是我們所尋找的結構，即採用電壓模式工作的主動箝位轉換器的小訊號回應。它如圖8所示，顯示由磁化電流諧振導致的凹口(Notch)。

我們將在此系列文章的下一篇看到怎樣推導，採用電壓模式工作的主動箝位轉換器的完整控制至輸出傳遞函數。

大訊號主動箝位轉換器要求一些電流及電壓產生器，它們一旦適當組合，就可以產生模擬電路圖。根據此非線性模型，有可能從交流模擬快速獲得波德圖。此系列文章的下一篇將展示在實驗室量測結果的輔助下，怎樣推導完整傳遞函數。

(本文作者任職於安森美半導體)

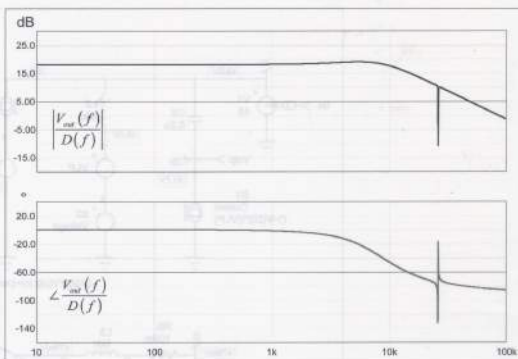


圖8 大訊號模型極佳地預測了凹口的存在。

參考資料

1. C. Basso, "Switch Mode Power Supplies: SPICE Simulations and Practical Designs", second edition, McGraw-Hill 2014.
2. D. Dalal, "Design Considerations for the Active Clamp and Reset Technique," TI Application Note SLUP112.
3. J.-C. Pastrana, "Design of 100-W Active Clamp Forward Dc-Dc Converter", AND8273/D, ON Semiconductor, http://www.onsemi.com/pub_link/Collateral/AND8273-D.PDF
4. Kurk Mathews, <http://www.youtube.com/watch?v=joFSdW5ugLw>, Linear Technology
5. BR Lin and al., "Analysis of an Active Clamp Forward Converter", Power Electronics and Drives Systems, 2005. PEDS 2005, <http://www.dianyuan.com/bbs/u/43/1152988550.pdf>
6. S. Maniktala, "Active Reset in Forward Converters", Application note, www.microsemi.com