

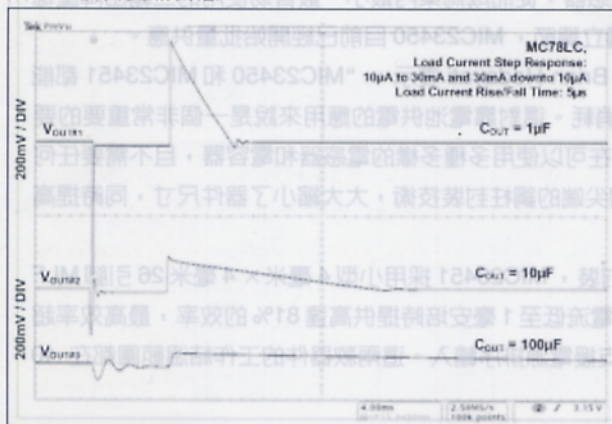
# 選用恰當的超低靜態電流 低壓降線性穩壓器

■作者：Pawel Holeksa/ 安森美半導體

設計工程師目前面臨的一項關鍵挑戰就是將其設計的系統的能耗降至最低。使用不同的低功率模式可以幫助降低能耗等級。系統設計中使用的低壓降(LDO)線性穩壓器的選擇會極大地影響總體能耗。在這些應用場合中，提供超低靜態電流(IQ)的LDO 明顯極具吸引力。IQ 指的是沒有施加負載時的接地電流消耗，要保持功率預算受到控制，IQ 的影響極大。然而，設計人員通常需要結合極低 IQ 和強動態性能，以確保獲得穩定及無雜訊的電壓軌。處理這兩項通常互相排斥的因素已被證明很難。本文審視作出 LDO 決策時可能涉及的 IQ 與動態性能之間的折衷，並探討可以用於獲得最佳平衡的某些技術。

靜態電流相同或極接近的超低靜態電流 LDO 的動態性能可能差異很大。有兩項主要因素決定了這些元件的動態性能。一是使用的半導體技術。大多數當今 LDO 使用先進的 CMOS 或 BiCMOS 技術

圖 1：改善負載暫態



製造。二是 LDO 設計中應用的技術。

不同類型超低靜態電流 LDO，它們以不同的技術為基礎，呈現出不同的動態性能參數，包括：

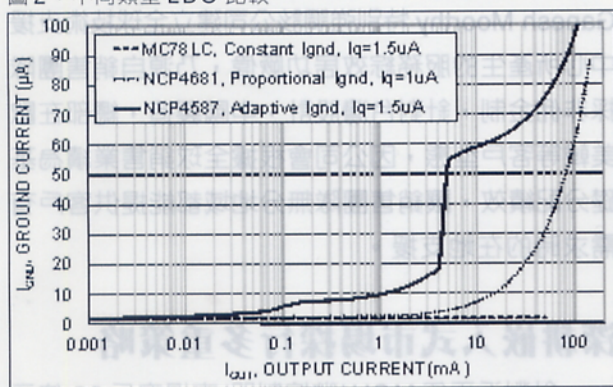
1. 恆定偏置 LDO-- 傳統上的超低靜態電流 CMOS LDO 使用恆定偏置原理，接地電流消耗在 LDO 輸出電流範圍內保持相對恆定。這樣的 LDO 非常適合性能要求相對不那麼嚴格的電池供電應用。它們的主要劣勢是負載及線路暫態、電源抑制比(PSRR)或輸出雜訊等方面的動態性能相對較差。通常可以使用較大的輸出電容來調節動態性能。圖 1 顯示了怎樣通過將輸出電容由  $1\mu F$  增加至  $100\mu F$  來改善某款這類 LDO 的負載暫態過沖及下沖。不利的是，在暫態幅度下降的同時，恢復時間延長。還應當注意的是，使用大輸出電容時，可能有必要在系統中增加外部反向保護二極體，以保護 LDO 免受過大反向電流影響。
2. 正比例偏置 LDO - 為了改善恆定偏置(恆定 IGND) LDO 相對較弱的動態性能，一些相對較新 LDO 元件的接地電流與輸出電流成正比例地變化。這就確保 LDO 在輕載時的電流消耗實際上恆定，很好地符合產品資料表中列出的 IQ 規格。雖然正比例偏置技術為恆定 IGND LDO 提供更好的動態參數，但對於要求波形純淨之電源軌和超低 IQ 的極嚴格精密應用而言，這性能可能還不夠好。
3. 適應性(Adaptive)偏置 LDO - 為了優化動態參數，同時維持超低靜態電流，一些應用了「適應性接地電流」技術的新類型的 LDO 正在進入市場。這些 LDO 能夠在一定的輸出電流電平時提升接地電



流，而不會損及輕載能效。因此，終端應用可以提供良好的負載 / 線路暫態、PSRR 及輸出雜訊性能。這樣的 LDO 經過了高度優化，適合於為敏感的類比及射頻電路供電，用於要求長電池使用時間及小方案尺寸的環境。

圖 2 顯示了這三類超低靜態電流 LDO 在不同輸出電流時的接地電流比較圖。每種類型都有相似的靜態電流規格( $1\ \mu\text{A}$  至  $1.5\ \mu\text{A}$ )。由於它們的接地電流與輸出電流的相關性大為不同，因此它們的動態性能差異也很大。

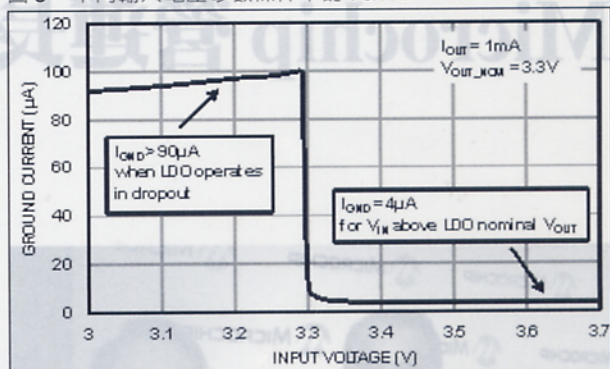
圖 2：不同類型 LDO 比較



兩個數值之間出現差異的原因有幾種。首先，在某些情況下，資料表中標明的靜態電流值未顧及通過內部下拉電阻流至地的啓用(EN)接腳輸入電流。量測顯示此內部下拉電阻在  $1\ \text{M}\Omega$  數量級。如果 EN 接腳連接至  $V_{\text{IN}}$  接腳，接地電流將受輸入電壓極大影響，導致下拉電阻產生額外電流消耗。相比而言，市場上的其它類型元件的 EN 電流與輸出電壓無關。其次，某些 LDO 中使用的適應性接地電流的設定方式令 IGND 在極低輸出電流時開始上升。

LDO 另一項很重要但又常常被輕忽的參數就是 LDO 在進入壓降條件下的接地電流消耗。在鋰離子電池或鋰聚合物電池供電的產品中，常見使用 LDO 來高效地對電源穩壓，以產生  $3.3\ \text{V}$  或  $3.1\ \text{V}$  輸出電壓。然而，隨著電池放電，電池電壓衰減，LDO 的輸入電壓  $V_{\text{IN}}$  可能接近輸出電壓  $V_{\text{OUT}}$ ，到達 LDO 穩壓器進入壓降區的那個點。在這種情況下，市場上的大多數超低 IQ LDO 將開始消耗明顯高得

圖 3：不同輸入電壓參數條件下的 IGND



多的接地電流，超出資料表中標出的值。圖 3 所示的不同輸入電壓條件下的 IGND 關係圖可以說明這一點。

LDO 在壓降區開始消耗達  $100\ \mu\text{A}$  的電流。為了在功率敏感型應用中解決這個問題，建議增加帶可調節遲滯特性的極低功率監控器，用於在負載移除後恢復電池電壓。在某些遲滯特性不充足的情況下，帶門鎖輸出的其它電壓檢測器可能更適合。但這將導致需要使用按鈕或來自電池充電控制器的資訊來清除門鎖。

LDO 資料表中標明的 IQ 規格針對的是極佳的空載條件而非針對  $10\ \mu\text{A}$  到  $100\ \mu\text{A}$  的更現實輸出負載的情況並非罕見。有時候可能也要瞭解跟輸入電壓或溫度相關的接地電流特性。市場上的某些 LDO 的接地電流在輸入電壓下降的情況下大幅增加，元件進入壓降模式。意料之外的額外電流消耗可能對設計產生負作用，大幅縮短電池使用時間。在相當部分時間處於空閒或休眠模式、電流消耗極小的設計中，這些問題可能尤為尖銳。工程師應當詳盡閱讀資料表上有關 IQ 規格的注釋，且在指定使用特定 LDO 之前盡可能地檢查跟不同負載電流條件下靜態電流相關的圖表。

最新世代的 LDO 能夠降低所要求的電流而不必完全犧牲動態性能。通過利用先進的半導體技術和複雜的設計技巧，如今市場上已有折衷少得多的 LDO。然而，系統設計人員需要明悉元件資料表的細微差別，以完全理解元件的工作，並針對其特定應用選擇最適合的 LDO。 CTA