

· 介紹
· 電源管理系統設計
· 電源管理系統與系統
· 電源管理系統與系統

CMOS LDO 元件 限流保護機制

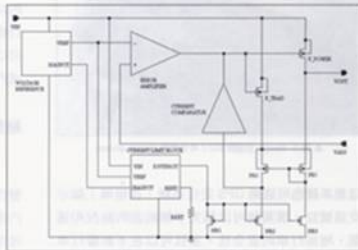
文：Cornel Stancu, Cristian Dinca, Radu Iacob, Ovidiu Profirescu
關鍵字：CMOS LDO、外部機制

功率半導體開發新技術向在元件支持的功能集中增添新的功能，從而提升電路設計靈活性。低壓降 (LDO) 穩壓器的功能可增加的關鍵領域就是支持外部控制限流。這使其功耗能在無須使用複雜控制的條件下保持在極低等級。

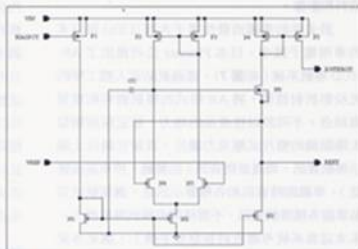
圖 1 顯示了可調節軟啟動 CMOS LDO 的方塊圖，其中包括採用外部控制的限流保護電路。流過功率電晶體 P_{POWER} 的電流通過 P_{TRAD} 來複製為低得多的電平，並與 NMOS 電晶體 (NB2) 設取的參考電流比較。一組電晶體 (PB1、PB2 及 NB3) 用於將 P_{TRAD} 的輸出極至源極電壓保持為與 P_{POWER} 的相同。

如果流過 P_{TRAD} 的電流大小達到與工作區域內 NB2 設取的電流相同，電流比較器就會控制 P_{POWER} 的門極至源極電壓，方式是維持已有輸出電流的電平 (即限流)。通過使用額外的限流模組，就可以使用外部電阻 R_{EXT} 來控制流過 NB1 (及 NB2 及 NB3) 的參考電流的大小。為了恰當控制，R_{EXT} 的電壓應當相對於其電流保持恒定。

圖 2 展示的是限流模組的簡化電路



▲ 圖 1 包括限流保護功能的 CMOS LDO 方塊圖



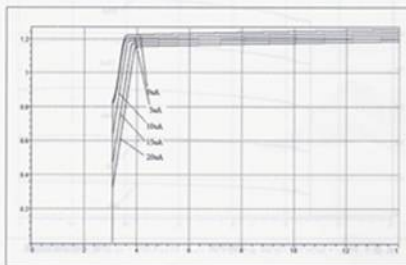
▲ 圖 2 簡化限流模組電路圖

圖。此限流模組實際上作為電壓緩衝器工作，為 R_{EXT} 提供參考電壓 V_{REF}。所得到的電流 I_{REF} 用於偏置圖 1 中連接二極體的 NB1。配置為電壓緩衝器的運算放大器有兩級。第一級是傳導級，帶有組成主動負載的 NMOS 輸入電晶體 (N4 和 N5) 及 PMOS 電晶體 (P2 和 P3)。第二級是圍繞隔離 NMOS 電晶體 (N6) 構建的共漏極級。緩衝器的偏置電路由電晶體 N1、N2 和 N3 構成，且緩衝器由電壓參考模組提供的電流來偏置，幾乎提供零溫度係數。由 PMOS 電晶體 (P4 和 P5) 構成的電流鏡用於從此模塊獲得輸出電流。頻率補償由電容 CC 在阻抗最高的節點上完成。所有電流鏡都針對恰當的過驅動電壓而設計，而 N6 足夠大，可以輕易地處理達數十 μ A 的電流。流過 N1、N2 及 N3 的電流電平接近 1 μ A。N3 的存在確保存在非零電流 I_{REF}，即使外部電阻完全不存在，N6 必須是隔離型 NMOS 元件，從而維持低門極至源極電壓，同時源極電壓接近於 V_{REF} (即 1.25 V)。

設定流過電阻 R_{EXT} 的電流以確保阻抗值等於或低於 100 k Ω ，用於目標應用 (要求 0.3A 連續負載電流或最少 0.45A 電流極限)。例如，假定 R_{EXT} = 82 k Ω 及 V_{REF} = 1.25V，即得：

$$I_{REF} = \frac{V_{REF}}{R_{EXT}} = \frac{1.25V}{82K\Omega} \approx 15\mu A \quad (1)$$

不過，在其它應用中，可以輕易地增加 R_{EXT} 至更大的值。P4 和 P5 的寬度/長度 (W/L) 比的設計旨在降低 I_{REF} 值，從而節省無用的電流消耗。此模塊相當工作的最小 V_{IN} 是：



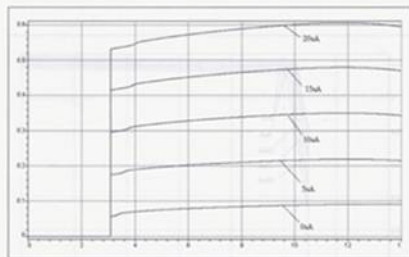
▲ 圖 3 R_{EXT} = 0.5/1.0/1.5/2.0 μ A 時不同 V_{IN} 下的 V_{REF} 穩壓結果

$$V_{IN_MIN} = V_{REF} + V_{DS_N6} + V_{DS_P2} \quad (2)$$

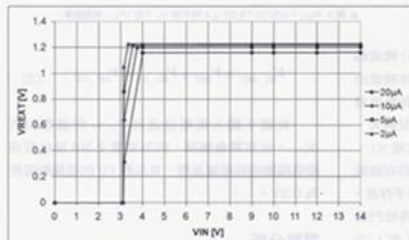
此最小輸入電壓值通過 V_{DS,N6} 的取值取決於 I_{REF}，此值將會極高，因為事實上 N6 是具有高閾值電壓的高壓電晶體。電晶體 P2 的過驅動電壓為 0.3V。

電路分析

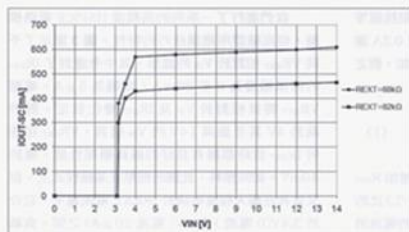
我們進行了一系列的高精度 HSPICE 電路模擬，從而驗證所建議技巧的特性。圖 3 顯示了不同 V_{REF} 相對於 V_{IN} 的波形，其中考慮到了 I_{REF} 的掃描幅值為 0 至 20 μ A，間隔為 5 μ A。電壓 V_{REF} 需要相對於 V_{DS} 及 I_{REF} 變化恒定。對於高於 4V 甚至最高 14V 的 V_{DS} 而言，V_{REF} 在任何 I_{REF} 值時都擁有良好的線路穩壓性能，優於 40mV。如同預料，此圖的拐點在某種程度上，但又並非在極大程度取決於 I_{REF} 電流電平。它介於 3.4V (0 電流) 與 4V (電流 20 μ A) 之間。負載極限 (即 V_{REF} 相對於 I_{REF} 的變化) 也不錯。



▲ 圖 4 $R_{EXT} = 0.5/10/15/20 \mu A$ 時不同 V_{IN} 下的 LDO ($R_{EXT} = 0$) 的電流極限模擬結果



▲ 圖 5 $R_{EXT} = 2/5/10/20 \mu A$ 時不同 V_{IN} 下的 VR_{LDO} 測量值



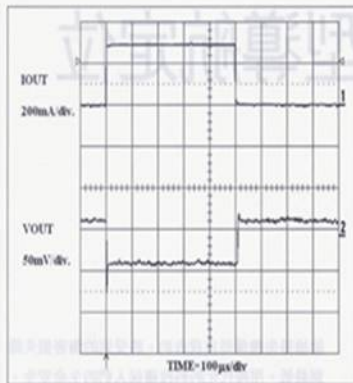
▲ 圖 6 $R_{EXT} = 68 k\Omega/82 k\Omega$ 時不同 V_{IN} 下的 V_{OUT} 測量值

接近於 80 mV。

圖 4 顯示了 LDO 在不同 V_{IN} 條件下的短路電流，其中顯又到了 I_{REXT} 掃描。對於零 I_{REXT} (無 R_{EXT}) 而言，電流極限低於 0.1A，並且隨著 V_{IN} 緩慢增加，短路電流值幾乎隨著 I_{REXT} 線性增加。 $I_{REXT} = 15 \mu A$ 時，電流極限就為 0.44 A 至 0.47A，此電流電平等於 0.3 A 連續電流的應用而言是適宜的。相應地計算出 $R_{EXT} = 82k\Omega$ ， $I_{REXT} = 20 \mu A$ 時，電流極限已經極高，達 0.54A 至 0.605A。就此建議的 V_{IN} 範圍為 4V 至 14V。

測量結果

用於測試所建議技術的電路採用三層金屬 0.5m 標準 16V CMOS 製程。此電路面積為 $1.3 mm^2$ ，其中包括用於使 V_{OUT} 處於 $\pm 1\%$ 目標精度範圍內的微調電路。如前所述，建議的 LDO 輸入電壓範圍為 4V 至 14V，而參考電壓為 1.25V。LDO 的輸出電壓可以使用兩顆電阻來在 1.25V 與 12 V 之間外部設定。圖 5 所示的是不同 I_{REXT} 電流曲線下不同 V_{IN} 時的 VR_{LDO} 。此圖與圖 3 所示的模擬圖幾乎相同。此外，線路穩壓事實上更好，在 V_{IN} 介於 4V 至 14V 的條件下，達到不超過 3mV。負載穩壓也接近於模擬圖中描繪的波形。圖 6 顯示了不同 R_{EXT} 值時的



▲ 圖 7 模擬負載穩壓測量結果：不同時間點時的 I_{EXT} 及 V_{OUT}

不同 V_{IN} 下的 LDO 輸出短路電流。

$V_{OCT}=6.5V$ (通過外部回饋網路獲得)， $R_{EXT}=82k\Omega$ 及 $V_{IN}=7V$ 時，滿額 1mA 至 300mA 負載電流開關、1 μs 上升/下降時間時測得的瞬態負載穩壓類似於圖 7，證明此電路工作速度相當快。

結論

應用如本文所述的外部控制技術來為 LDO 限流，為設計工程師提供了高度彈性，讓他們可以通過改變外部電阻值，從而為其特定電路設計選擇最適合的電流。此額外接腳的電壓通過連接至內部 V_{REF} 的電壓緩衝器來穩壓。當 $R_{EXT}=68k\Omega$ 時，其電流高達 0.6A；但對於最大連續電流 0.3A 的應用而言，最佳選擇是將電流限制在最大 0.45A，而此電流極限可以通過使用阻值為 $82k\Omega$ 的電阻 R_{EXT} 來獲得。理論考慮、模擬及實驗測試結果均顯示了這種建議的外部控制技術能夠完全發揮作用，而且 LDO 在滿額 1mA 至 300mA 負載電流開關時擁有極快速的瞬態響應。建議採用這種外部控制技術的 LDO 僅消耗 100 μA 電流 (滿額時為 160 μA)，300mA 電流時的壓降為 200 mV ($V_{OCT}=6.5V$)。