注文コードNo. NA2135

LV8121V

ON Semiconductor®

http://onsemi.jp

Bi-CMOS 集積回路

ファンモータ用
3相ブラシレスモータドライバ

概要

LV8121Vは3相ブラシレスモータに適したPWM方式のドライバICである。アナログ入力電圧でPWMのデューティを可変し、回転数を制御することができる。自動復帰型拘束保護回路を内蔵しており、ファンモータ用に最適である。

特長

・アナログ入力(CTL電圧)によるPWM制御、同期整流
・1ホールFG出力
・自動復帰型拘束保護回路(ON/OFF=1/15)
・スタート/ストップ切換え回路、正逆転切換え回路
・電流制限回路、低電圧保護回路、過熱保護回路

絶対最大定格/Ta=25℃

項目	記号	条件	定格値	unit
電源電圧	V_{CC} max	V_{CC}端子	36	V
	VG max	VG端子	42	V
出力電流	I_O max	t≦500ms	3.5	A
許容消費電力	Pd max	基板付き※	1.7	W
動作周囲温度	Topr		−30～＋100	℃
保存周囲温度	Tstg		−55～＋150	℃
接合部温度	Tj max		150	℃

※ 基板:114.3mm×76.1mm×1.6mm,ガラスエポキシ基板

注1)絶対最大定格は、一瞬でも超えてはならない許容値を示すものである。

注2)絶対最大定格の範囲内で使用した場合でも、高温および大電流/高電圧印加、多大な温度変化等で連続して使用される場合、信頼性が低下するおそれがある。詳細については、弊社窓口までご相談ください。

最大定格を超えるストレスは、デバイスにダメージを与える危険性があります。最大定格は、ストレス印加に対してのみであり、推奨動作条件を超えての機能的動作に関して意図するものではありません。推奨動作条件を超えてのストレス印加は、デバイスの信頼性に影響を与える危険性があります。

推奨動作範囲/Ta=25℃

項目	記号	条件	定格値	unit
電源電圧範囲	V_{CC}		8.0～35	V
5V定電圧出力電流	I_{REG}		0～－6	mA
HB端子出力電流	I_{HB}		0～－7	mA
FG端子印加電圧	V_{FG}		0～6	V
FG端子出力電流	I_{FG}		0～5	mA

電気的特性/Ta=25℃, V_{CC}=24V

項目	記号	条件	min	typ	max	unit
電源電流1	$I_{CC}1$			3.5	4.7	mA
電源電流2	$I_{CC}2$	ストップ時		1.1	1.5	mA
出力部						
下側出力オン抵抗	R_{ON}(L1)	I_O=1.2A		0.26	0.43	Ω
	R_{ON}(L2)	I_O=2.0A		0.26	0.43	Ω
上側出力オン抵抗	R_{ON}(H1)	I_O=－1.2A		0.27	0.45	Ω
	R_{ON}(H2)	I_O=－2.0A		0.27	0.45	Ω
Mid出力電流	I_O(M)	V_O=12V		120	170	μA
下側ダイオード順電圧	V_D(L1)	I_D=－1.2A		0.9	1.20	V
	V_D(L2)	I_D=－2.0A		1.0	1.35	V
上側ダイオード順電圧	V_D(H1)	I_D=1.2A		0.9	1.20	V
	V_D(H2)	I_D=2.0A		1.0	1.35	V
5V定電圧出力						
出力電圧	VREG		4.6	5.0	5.4	V
電圧変動	ΔV(REG1)	V_{CC}=8.0～35V		20	100	mV
負荷変動	ΔV(REG2)	I_O=－1～－6mA		5	100	mV
ホールアンプ						
入力バイアス電流	I_B(HA)		－2	－0.1		μA
同相入力電圧範囲1	V_{ICM}1	ホール素子使用時	0.3		VREG-1.7	V
同相入力電圧範囲2	V_{ICM}2	入力片側バイアス時 (ホールIC応用)	0		VREG	V
ホール入力感度	V_{HIN}	SIN波	80			mVp-p
ヒステリシス幅	ΔV_{IN}(HA)		9	20	35	mV
入力電圧 L→H	V_{SLH}		3	8	16	mV
入力電圧 H→L	V_{SHL}		－20	－12	－5	mV
HB端子						
出力電圧	V_{HBO}	I_{HB}=－0.5mA	VREG-0.27	VREG-0.18	VREG-0.10	V
出力リーク電流	I_L(HB)	V_O=0V	－10			μA
基準発振器(CT端子)						
Hレベル電圧	V_H(CT)		VREG×0.54	VREG×0.56	VREG×0.58	V
Lレベル電圧	V_L(CT)		VREG×0.43	VREG×0.45	VREG×0.47	V
振幅	V(CT)		VREG×0.10	VREG×0.11	VREG×0.12	V
発振周波数	f(REF)	C=56pF, R=11kΩ	1.71	2.11	2.51	MHz

次ページへ続く。

前ページより続く。

項目	記号	条件	min	typ	max	unit
RT端子						
出力Hレベル電圧	V_{OH}(RT)	I_{RT}=－0.3mA	VREG-0.15	VREG-0.1	VREG-0.05	V
出力Lレベル電圧	V_{OL}(RT)	I_{RT}=0.3mA	0.05	0.1	0.15	V
チャージポンプ出力(VG端子)						
出力電圧	VG_{OUT}		V_{CC}+4.1	V_{CC}+4.7	V_{CC}+5.4	V
CP1端子						
出力Hレベル電圧	V_{OH}(CP1)	I_{CP1}=－2mA	V_{CC}-1.4	V_{CC}-1.1	V_{CC}-0.7	V
出力Lレベル電圧	V_{OL}(CP1)	I_{CP1}=2mA	0.55	0.75	0.90	V
チャージポンプ周波数	f(CP1)			f(REF)/32		MHz
PWM発振器						
Hレベル電圧	V_H(PWM)		2.75	3.05	3.35	V
Lレベル電圧	V_L(PWM)		1.20	1.35	1.50	V
振幅	V(PWM)		1.40	1.70	2.00	V
充電電流	I_{CHG}	V_{PWM}=2.1V	－80	－63	－45	μA
発振周波数	f(PWM)	C=1800pF	15.1	19.2	24.8	kHz
LIM端子						
入力バイアス電流	I_B(LIM)		－2	－0.1		μA
CTL端子						
入力電圧	V_{CTL}1	出力デューティ100%	2.74	3.07	3.40	V
	V_{CTL}2	出力デューティ0%	1.15	1.33	1.51	V
入力バイアス電流	I_B(CTL)		－2	－0.2		μA
電流制限動作						
リミッタ電圧	V_{RF}		0.23	0.25	0.275	V
CSD発振回路						
Hレベル電圧	V_H(CSD)		2.75	3.05	3.35	V
Lレベル電圧	V_L(CSD)		1.43	1.68	1.93	V
振幅	V(CSD)		1.12	1.37	1.62	V
充電電流	I_{CSD}1		－13.5	－10.5	－7.0	μA
放電電流	I_{CSD}2		8.0	11.5	14.5	μA
発振周波数	f(CSD)	C=0.047μF	62	83	104	Hz
熱しゃ断動作						
熱しゃ断動作温度	TSD	※設計目標値(接合部温度)	150	180		℃
ヒステリシス幅	ΔTSD	※設計目標値(接合部温度)		40		℃
FG端子						
出力Lレベル電圧	V_{OL}(FG)	I_{FG}=2mA		0.1	0.3	V
出力リーク電流	I_L(FG)	V_{FG}=6V			10	μA
低電圧保護回路						
動作電圧	V_{SDL}		6.52	7.03	7.54	V
解除電圧	V_{SDH}		6.98	7.49	8.00	V
ヒステリシス幅	ΔVSD		0.36	0.46	0.56	V

※設計目標値であり、測定は行わない。

次ページへ続く。

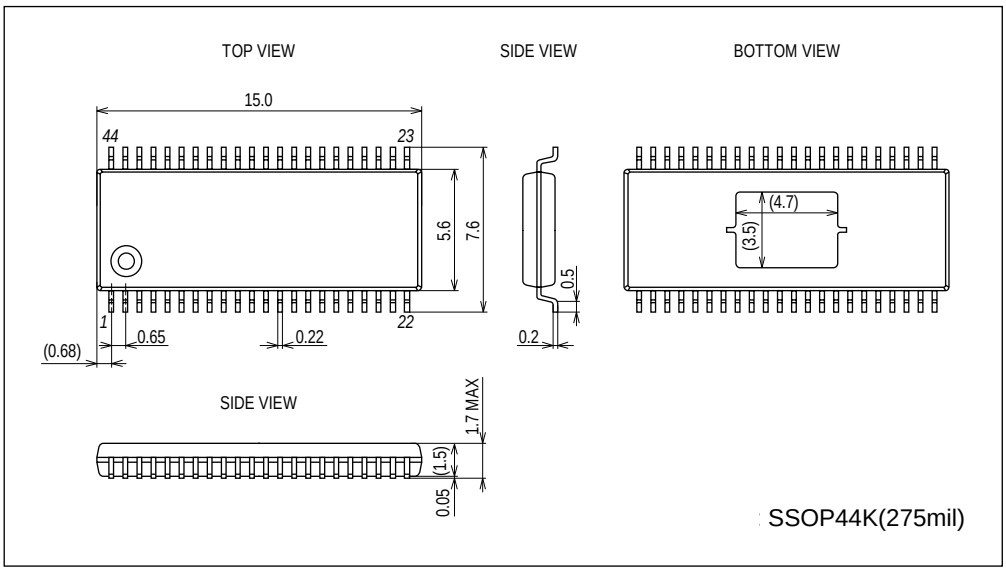
前ページより続く。

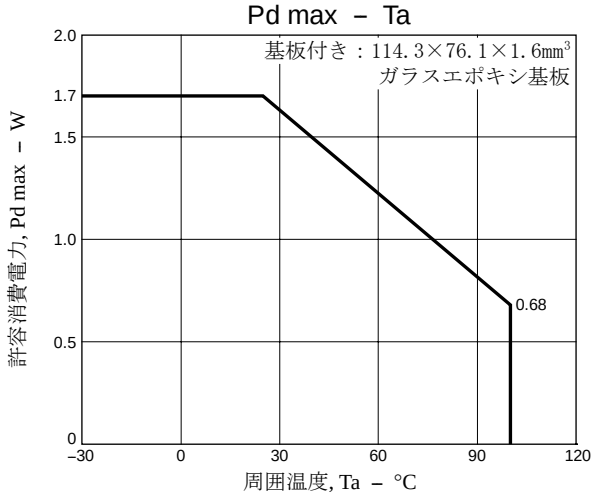
項目	記号	条件	min	typ	max	unit
F/R端子						
Hレベル入力電圧範囲	V_{IH}(FR)		2.0		VREG	V
Lレベル入力電圧範囲	V_{IL}(FR)		0		1.0	V
入力オープン電圧	V_{IO}(FR)		VREG-0.5		VREG	V
ヒステリシス幅	V_{IS}(FR)		0.15	0.35	0.5	V
Hレベル入力電流	I_{IH}(FR)	VF/R=VREG	−10	0	10	μA
Lレベル入力電流	I_{IL}(FR)	VF/R=0V	−80	−50	−35	μA
S/S端子						
Hレベル入力電圧範囲	V_{IH}(SS)		2.0		VREG	V
Lレベル入力電圧範囲	V_{IL}(SS)		0		1.0	V
入力オープン電圧	V_{IO}(SS)		VREG-0.5		VREG	V
ヒステリシス幅	V_{IS}(SS)		0.15	0.35	0.5	V
Hレベル入力電流	I_{IH}(SS)	VS/S=VREG	−10	0	10	μA
Lレベル入力電流	I_{IL}(SS)	VS/S=0V	−80	−50	−35	μA

外形図

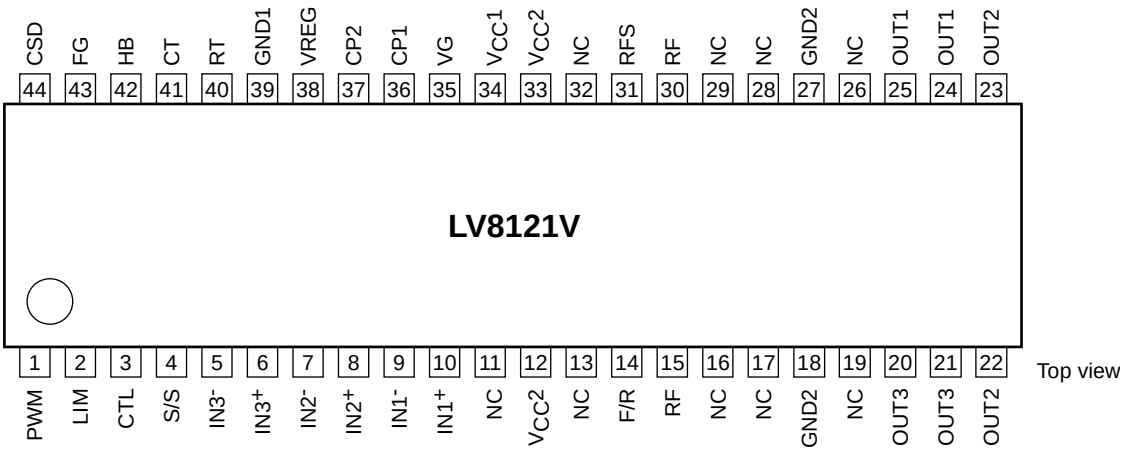
unit:mm (typ)

3333A

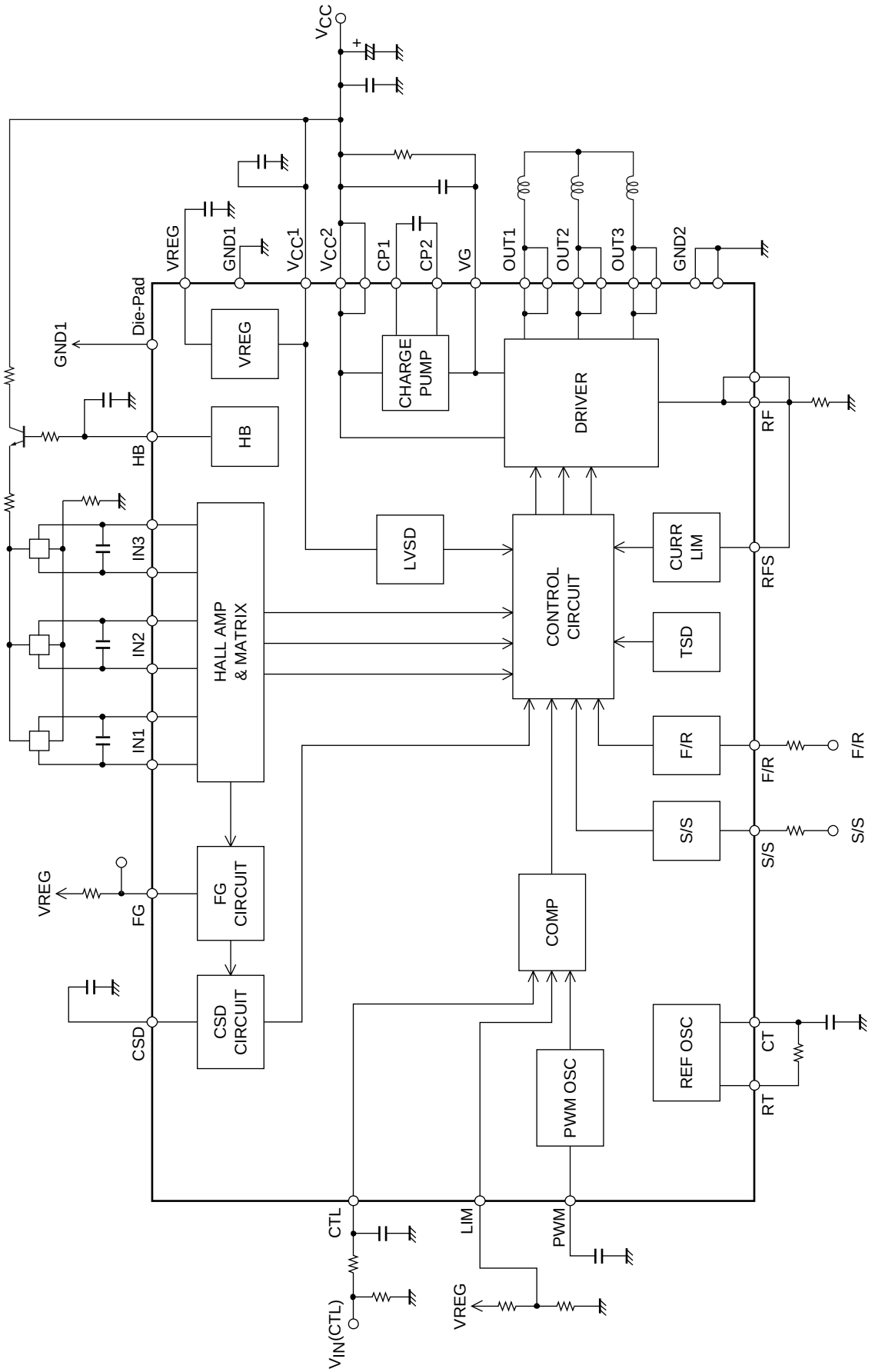




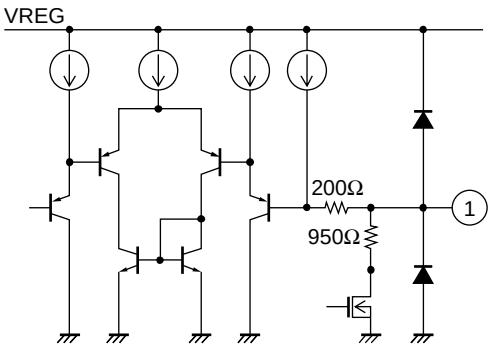
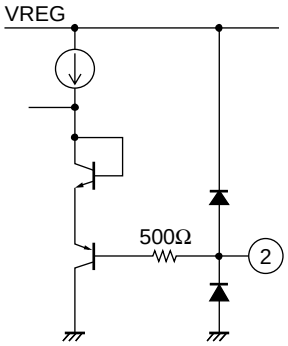
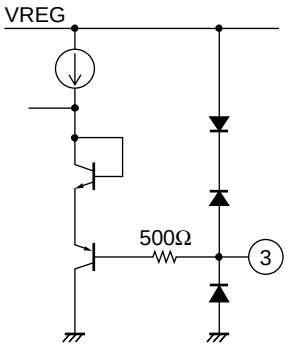
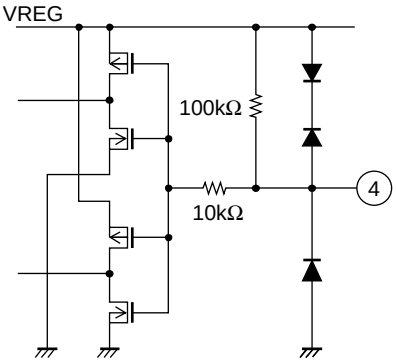
ピン配置図



ブロック図

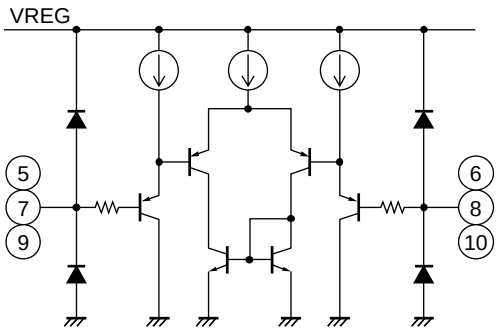
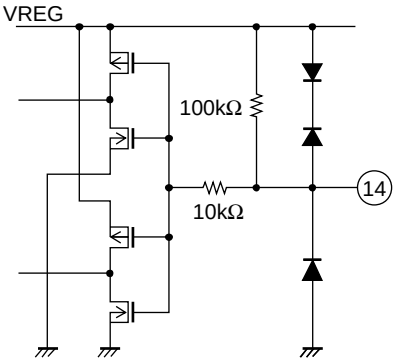
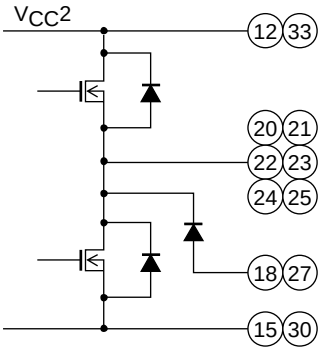
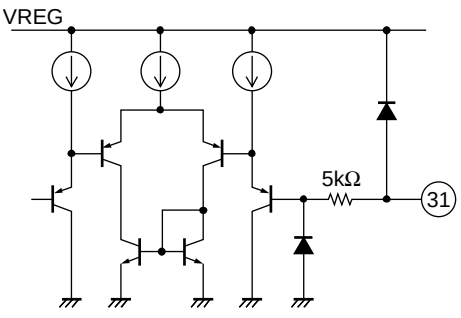

VCC
VREG
GND1
VCC1
VCC2
CP1
CP2
VG
OUT1
OUT2
OUT3
GND2
Die-Pad
GND1
VREG
CHARGE PUMP
DRIVER
HB
HB
RF
IN3
IN2
IN1
HALL AMP & MATRIX
LVSD
CONTROL CIRCUIT
CURR LIM
RFS
TSD
F/R
F/R
F/R
S/S
S/S
S/S
VREG
FG
FG CIRCUIT
COMP
CSD
CSD CIRCUIT
REF OSC
CT
RT
PWM OSC
CTL
LIM
PWM
VREG
VIN(CTL)

端子機能

端子番号	端子名	端子機能	等価回路
1	PWM	PWM発振周波数を設定する端子。 GND1間にコンデンサを接続し、発振させる。 C=1800pFで約19kHzに設定される。	
2	LIM	出力の最小DUTYを設定する端子。 VREGを抵抗で分圧し、固定電圧を入力することにより最小DUTYを設定する。 未使用時はGND1に接続し、最小DUTYを0%に設定する。	
3	CTL	出力のDUTYを可変する端子。 CTL電圧とPWM発振波形の比較結果によって出力のDUTYが決まる。 CTL端子がオープンになると、出力のDUTYは100%になってしまうため、プルダウン抵抗等によってオープンを防止すること。	
4	S/S	スタート/ストップ制御端子。 「L」：0V～1.0V 「H」：2.0V～VREG オープン時、「H」レベルとなる。 「L」でスタート。 ヒステリシス幅　約0.35V。	

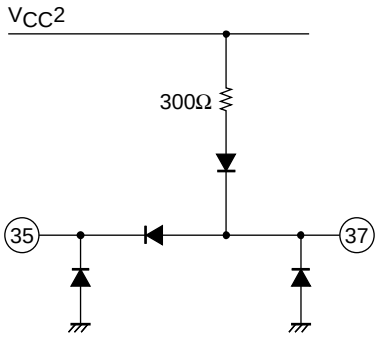
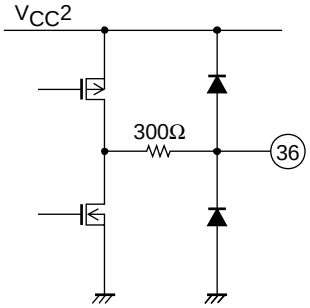
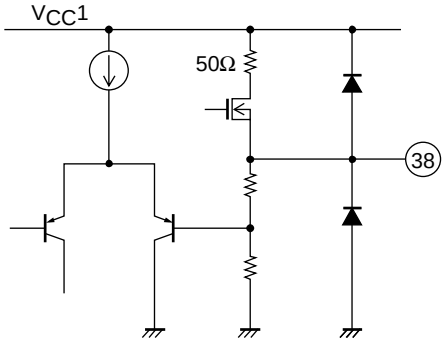
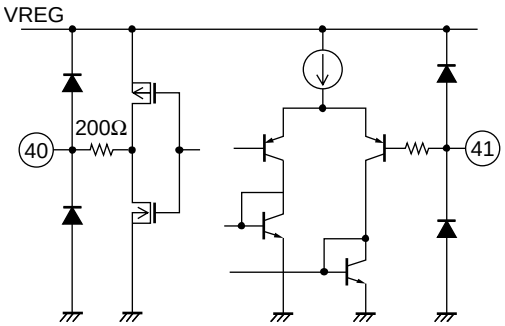
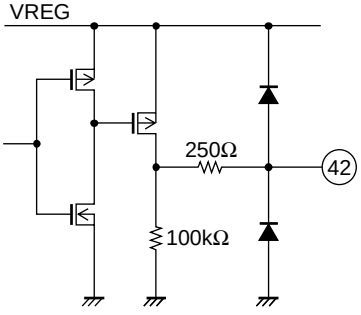
次ページへ続く。

前ページより続く。

端子番号	端子名	端子機能	等価回路
5 6 7 8 9 10	$IN3^-$ $IN3^+$ $IN2^-$ $IN2^+$ $IN1^-$ $IN1^+$	ホール入力端子。 $IN^+ > IN^-$で「H」、逆は「L」とする。 ホール信号のノイズが問題となる場合はIN^+, IN^-間にコンデンサを接続する。	
14	F/R	正転/逆転制御端子。 「L」：0V～1.0V 「H」：2.0V～VREG オープン時、「H」レベルとなる。 「L」で正転。 ヒステリシス幅　約0.35V。	
34	$V_{CC}1$	電源端子(モータ駆動出力以外)。 安定化のため、GND1間にコンデンサを接続する。	
12, 33	$V_{CC}2$	モータ駆動出力の電源端子。	
20, 21 22, 23 24, 25	OUT3 OUT2 OUT1	出力端子。	
15, 30	RF	出力下側FETのソース端子。 GND間に低抵抗(Rf)を接続する。	
18, 27	GND2	出力回路部のGND端子。	
31	RFS	出力電流検出端子。 RF端子に接続する。	

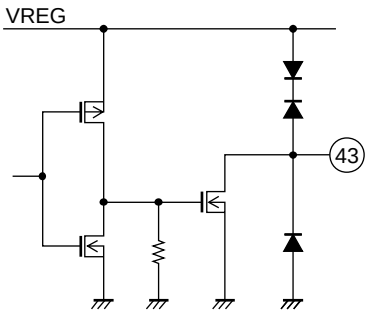
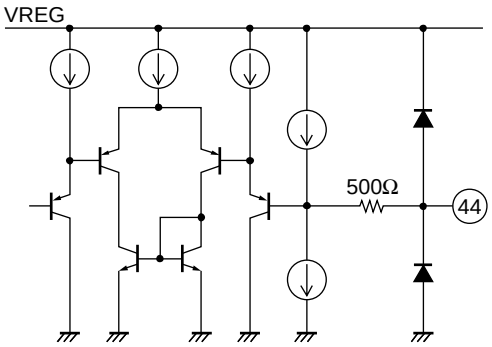
次ページへ続く。

前ページより続く。

端子番号	端子名	端子機能	等価回路
35	VG	チャージポンプ出力端子。 $V_{CC}2$との間にコンデンサを接続する。	
37	CP2	チャージポンプ用コンデンサ接続端子。 CP1との間にコンデンサを接続する。	
36	CP1	チャージポンプ用コンデンサ接続端子。 CP2との間にコンデンサを接続する。	
38	VREG	5V定電圧出力端子。 (制御回路部の電源端子) 安定化のため、GND1間にコンデンサを接続する。	
39	GND1	制御回路部のGND端子。	
40	RT	基準発振周波数の設定端子。 抵抗を接続してCT端子のコンデンサを充放電する。	
41	CT	基準発振周波数の設定端子。 GND1間にコンデンサを接続し、発振させる。	
42	HB	ホールバイアススイッチ端子。 S/S端子をストップ入力でオフとなる。	

次ページへ続く。

前ページより続く。

端子番号	端子名	端子機能	等価回路
43	FG	1ホールFG出力端子。 (オープンドレイン出力)	
44	CSD	拘束保護の動作時間を設定する端子。 GND1間にコンデンサを接続し、発振させる。	
11,13 16,17 19,26 28,29 32	NC	NC端子。	
裏面金属	Die-Pad	露出ダイパッド。 IC裏面の金属部は露出ダイパッドであり、内部でGND1,GND2と接続されている。安定化のため、露出ダイパッドはIC外部でGND1に接続すること。	

3相ロジック真理値表 (H入力とは、$IN^+ > IN^-$の状態を示す)

	F/R=L			F/R=H			出力		
	IN1	IN2	IN3	IN1	IN2	IN3	OUT1	OUT2	OUT3
1	H	L	H	L	H	L	L	H	M
2	H	L	L	L	H	H	L	M	H
3	H	H	L	L	L	H	M	L	H
4	L	H	L	H	L	H	H	L	M
5	L	H	H	H	L	L	H	M	L
6	L	L	H	H	H	L	M	H	L

LV8121Vの説明

1.出力駆動回路

本ICは、チャージポンプ回路を内蔵しており、上下NchパワーFETの駆動回路を構成している。ダイレクトPWM駆動方式を採用しており、モータの回転数はアナログ電圧(CTL)を入力することにより出力DUTYを可変して制御できる。CTL電圧に応じたDUTYになるように上側NchパワーFETをPWMスイッチングしている。

PWM周波数は、PWM端子に接続するコンデンサによって決められる。

PWMスイッチングのオフでは、下側NchパワーFETをオンとする同期整流を行うことにより、下側NchパワーFET部の発熱を低減している。

2.PWM発振器

PWM周波数はPWM端子の発振周波数によって決まる。PWM端子にコンデンサC(F)を接続すると、発振周波数は以下の式で計算される。

fPWM=1/(28900×C)

1800pFのコンデンサを接続した場合の発振周波数は約19kHzとなる。

ICのばらつきにより、上式の28900は22400～36800のばらつきがある。

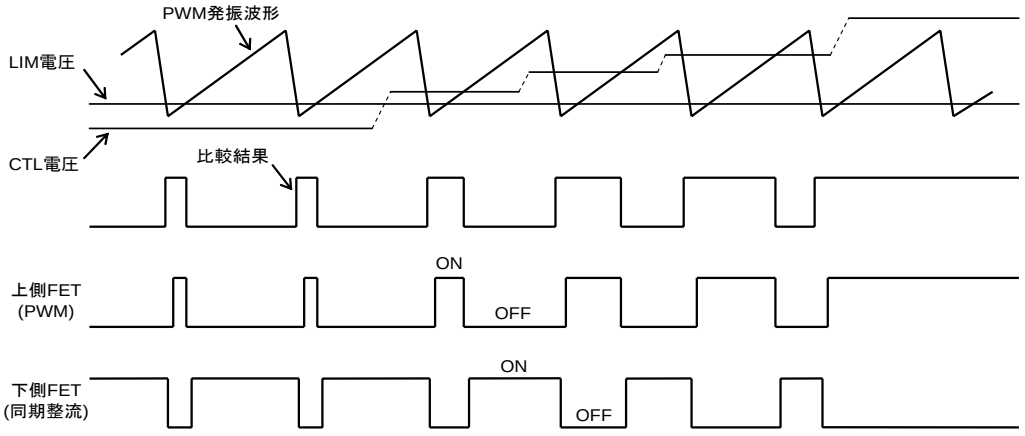
PWM周波数が高いほど、スイッチング損失が増加してICの発熱が大きくなるため、発振周波数は50kHz以下(C≧1000pF)が望ましい。PWM端子に接続するコンデンサのGNDは、できるだけ短い配線でGND1端子に接続すること。

3.出力DUTY

CTL端子電圧とPWM発振波形の比較結果により、上側NchパワーFETのDUTYが決まる。

LIM端子を使用しない場合(LIM=GND)のDUTYは、CTL端子電圧が約1.3V以下で0%となり、約3.1V以上で100%となる。

LIM端子に固定電圧を入力した場合は、LIM端子電圧とPWM発振波形の比較結果によって決まるDUTYが最小DUTYとなり、LIM端子電圧より低い電圧をCTL端子に入力してもDUTYは小さくならない。



CTL端子に負電圧が印加される場合は、200Ω程度の抵抗を挿入することにより、CTL端子の電流を2mA以下に制限すること。

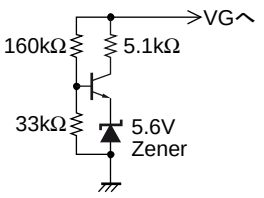
CTL端子がオープンになると出力DUTYは100%になってしまうため、CTL端子にプルダウン抵抗を接続する等によってオープンを防止すること。

モータの回転速度を高速から低速に下げる場合、CTL電圧を急激に下げて出力DUTYを瞬時に減少させると、本ICは同期整流を行っているため、下側NchパワーFETの2相オンによるショートブレーキ状態になることがある。その状態から同期整流を担う下側NchパワーFETがオンからオフに切換わると、モータ電流が電源に逆流して電源電圧を上昇させる。電源電圧の上昇値は、モータの回転速度やCTL電圧の可変量、電源ラインのコンデンサ容量等によって異なるので、最大定格を超えることがないよう十分評価検討のうえ、CTL電圧を可変すること。

次ページへ続く。

前ページより続く。

電源電圧の上昇値を制限したい場合は、次の方法でV_{CC}電圧の最大値を制限することができる。ツェナーダイオードとNPNトランジスタ,抵抗によってVG電圧の最大値を制限する。



通常動作時のVG電圧とV_{CC}電圧は、VG=V_{CC}＋4.7Vの関係がある。
VG=VG maxに制限した時は、V_{CC}電圧がVG max－4.7Vより高くなるとこの関係が保てなくなる。
この関係が崩れた場合、上側NchパワーFETのゲートに十分な電圧が印加されなくなるため、上側NchパワーFETをオフして保護する機能を内蔵している。したがって、VG=VG maxに制限した時は、V_{CC}=VG max－4.7Vで上側NchパワーFETがオフになり、CTL電圧を下げることで起こるV_{CC}の上昇値については、V_{CC}=VG max－4.7Vに制限することができる。上記参考回路は、VGを36.7V程度に制限してV_{CC}を32.0V程度に制限する。この機能は、全てのV_{CC}上昇を制限できるとは限らない。CTL電圧を下げてV_{CC}が急激に上昇する場合は、V_{CC}上昇を制限できない可能性がある。

4.電流制限回路

電流制限回路は、出力電流のピーク値をI=V_{RF}/Rf(V_{RF}=0.25V typ,Rf：電流検出抵抗)で決まる電流で制限する。制限動作時は、上側NchパワーFETをPWMスイッチングし、出力DUTYを小さくすることにより電流を抑える。

5.基準発振器

基準発振周波数はCT-GND1間に56pFのコンデンサを接続し、RT-CT間に11kΩの抵抗を接続して約2.1MHzに設定する。内部ロジック回路は基準発振周波数を基準クロックとして動作している。
チャージポンプ回路は基準発振周波数の1/32の周波数で昇圧している。

6.スタート/ストップ切換え回路

S/S端子を「L」にするとスタート入力、「H」または「オープン」でストップ入力になる。
ストップ入力では消費電流を減少させるパワーセーブ状態となる。パワーセーブ状態では大部分の回路のバイアス電流をカットしている。
パワーセーブ状態において動作する回路は、スタート/ストップ切換え、5V定電圧出力に限定されている。その他の回路は動作しない。出力(上下NchパワーFET)は全オフになる。
S/S端子に負電圧が印加される場合は、200Ω程度の抵抗を挿入することにより、S/S端子の電流を2mA以下に制限すること。

7.正逆転切換え回路

モータの回転方向の切換えは、F/R端子で行うことができる。ただし、F/Rの切換えをモータ回転状態で行う場合は、次のような注意が必要である。

- 切換え時のスルー電流に関しては、回路的に対策を行っている。ただし、切換え時のV_{CC}電圧の持ち上がり(モータ電流が瞬時的に電源に戻るため)には注意が必要である。問題となる場合は、V_{CC}-GND間のコンデンサ容量を大きくすること。
- 切換わり後のモータ電流が電流制限値以上の場合、上側NchパワーFETはオフするが、下側NchパワーFETではショートブレーキ状態となり、モータ起電圧およびコイル抵抗で決まる電流が流れる。この電流はICの電流制限回路では制限できないので、定格電流(3.5A)を超えないように注意が必要である。高い回転数でのF/R切換え時ほど、危険である。

F/R端子に負電圧が印加される場合は、200Ω程度の抵抗を挿入することにより、F/R端子の電流を2mA以下に制限すること。

8.ホール入力信号

ホール入力は、100mVp-p以上(差動)の入力振幅が望ましい。入力波形が矩形波に近いほど、入力振幅は小さくても良いが、三角波に近いほど、入力振幅を大きくする必要がある。また、入力のDC電圧は、同相入力電圧範囲内に設定すること。

ホールIC出力を入力する場合は、入力片側(＋,－いずれか)をホール素子使用時の同相入力電圧範囲内の電圧に固定することにより、別の片側入力は0～VREGまで入力することができる。

ホール入力にノイズの影響がある場合は、入力間のできるだけピン近傍にコンデンサを付け、ノイズを除去すること。

ホール入力が3相ともに同入力状態になると、出力(上下NchパワーFET)は全オフになる。

9.FG出力

FG端子はホール入力IN1と同一周波数のパルス出力である(1ホールFG出力)。

10.HB端子

HB端子はスイッチ機能を持った5V出力である。ホール素子をバイアスする外付けNPNトランジスタのベースをHB端子に接続する。HB出力をオフとすることにより、この外付けNPNトランジスタをオフにしてホール素子のバイアスをカットできる(ホールバイアススイッチ)。

HB出力はS/S端子をストップ入力にしている時にオフとなり、100kΩの内部抵抗でプルダウンになるため、S/S端子をストップ入力にすることでホール素子のバイアスをカットすることができる。

LIM端子を使用しない場合(LIM=GND)は、CTL端子電圧を0.7V以下にすることでHB出力がオフとなり、ホール素子のバイアスをカットすることができる。LIM端子を使用して最小DUTYを設定している場合は、CTL端子電圧を0.7V以下にしてもHB出力はオフにならない。

HB端子を使用しない場合は、HB端子をオープンにすること。

11.拘束保護回路

拘束保護回路は、駆動オン/オフの繰り返し動作を行うことにより、モータ拘束時のICおよびモータを保護する(上側NchパワーFETをオン/オフする)。駆動オン/オフの時間は、CSD端子の発振周波数を外付けのコンデンサで調整することによって設定可能である。CSD端子にコンデンサC(μF)を接続すると、駆動オン/オフの時間は以下の式で計算される。

TCSD1(駆動オン)=8.21×C

TCSD2(駆動オフ)=TCSD1×15

0.047μFのコンデンサを接続した場合、約0.39秒の駆動オンと約5.8秒の駆動オフの繰り返し動作になる。

ICのばらつきにより、上式の8.21は5.41～11.01のばらつきがある。

設定された駆動オン時間内にホール入力IN1のL→H切換わり(FG出力のL→Hエッジ)がないと駆動オフになり、駆動オフ時間を経過すると駆動オンになる。駆動オン時間の設定を短くすると、モータ起動時にも拘束保護が動作し、駆動オン/オフを繰り返してモータを起動できなくなる。モータ回転数を低速にした場合も、ホール入力IN1の周期が設定された駆動オン時間より長くなると拘束保護が動作してしまう。駆動オン時間は、モータ拘束状態以外で拘束保護が動作しないように、余裕を持った時間を設定すること。

CSD端子の発振波形は他の回路でも使用しているため、拘束保護機能が必要ない場合であっても、CSD端子は発振させておくことが望ましい。

CSD端子は初期リセット端子としての機能も兼用している。CSD端子の電圧が約1.25Vに充電されるまでの時間を初期リセットとしている。初期リセットでは、出力(上下NchパワーFET)は全オフになる。

拘束保護を動作させたくない時は、CSD-GND1間に220kΩの抵抗と0.01μFのコンデンサを並列に接続し、CSD端子の発振を止める。ただし、CSD端子の発振を止めてしまうと、次の条件で動作しない機能もあるので注意が必要である。

・モータの起動時からモータ拘束状態であってモータが回転しない場合、電流制限回路によって上側NchパワーFETをPWMスイッチングするが、CSD端子の発振を止めていると同期整流は動作しない。
・LIM端子を使用しない場合(LIM=GND)、CSD端子の発振を止めているとCTL端子電圧を0.7V以下にしてもHB出力がオフにならない。

12.低電圧保護回路

V_{CC}の投入時および電圧低下時の誤動作を防止するため、低電圧保護回路を内蔵している。V_{CC}の電圧が規定電圧(VSDL)以下であると、低電圧保護が動作し、出力(上下NchパワーFET)は全オフとなる。解除電圧(VSDH)以上の電圧で低電圧保護は解除される。

13.過熱保護回路

接合部の温度が規定の温度(TSD)に上昇すると、過熱保護が動作し、上側NchパワーFETをオフにする。ヒステリシス幅(ΔTSD)以上の温度下降によって過熱保護は解除される。

14.電源安定化

V_{CC}ラインには大きなスイッチング電流が流れるため、配線のインダクタンス成分等によりIC のV_{CC}電圧が変動してしまう。V_{CC}-GND間には十分な容量のコンデンサを付けて安定化する必要がある。
配線の引き回しが長い場合は、より大きな容量を選択すること。
V_{CC}1-GND1間は、できるだけピン近傍に0.2μF程度のセラミックコンデンサを付けてノイズを除去すること。

15.VREG端子

VREG端子は制御回路の電源であるため、VREG-GND1間には、できるだけピン近傍に0.1μF程度のコンデンサを付けて安定化する必要がある。

16.VG端子

S/S端子がストップ入力の場合、VG端子のインピーダンスはIC内部ではハイインピーダンスになる。
VG端子がハイインピーダンスで、VG-V_{CC}2間のコンデンサの周囲温度が高くなると、コンデンサの温度特性によってコンデンサに充電された電圧が上昇するため、VG端子の電圧が上昇してしまう。
したがって、VG端子がハイインピーダンス状態にならないように、VG-V_{CC}2間あるいはVG-GND1間に200kΩ程度の抵抗を接続することにより、VG端子の電圧の上昇を防止すること。

17.基板引き回しについて

大電流が流れる端子(V_{CC}2,RF,OUT1,OUT2,OUT3,GND2)は、端子を2つずつ用意している。IC外部で2つの端子を接続すること。

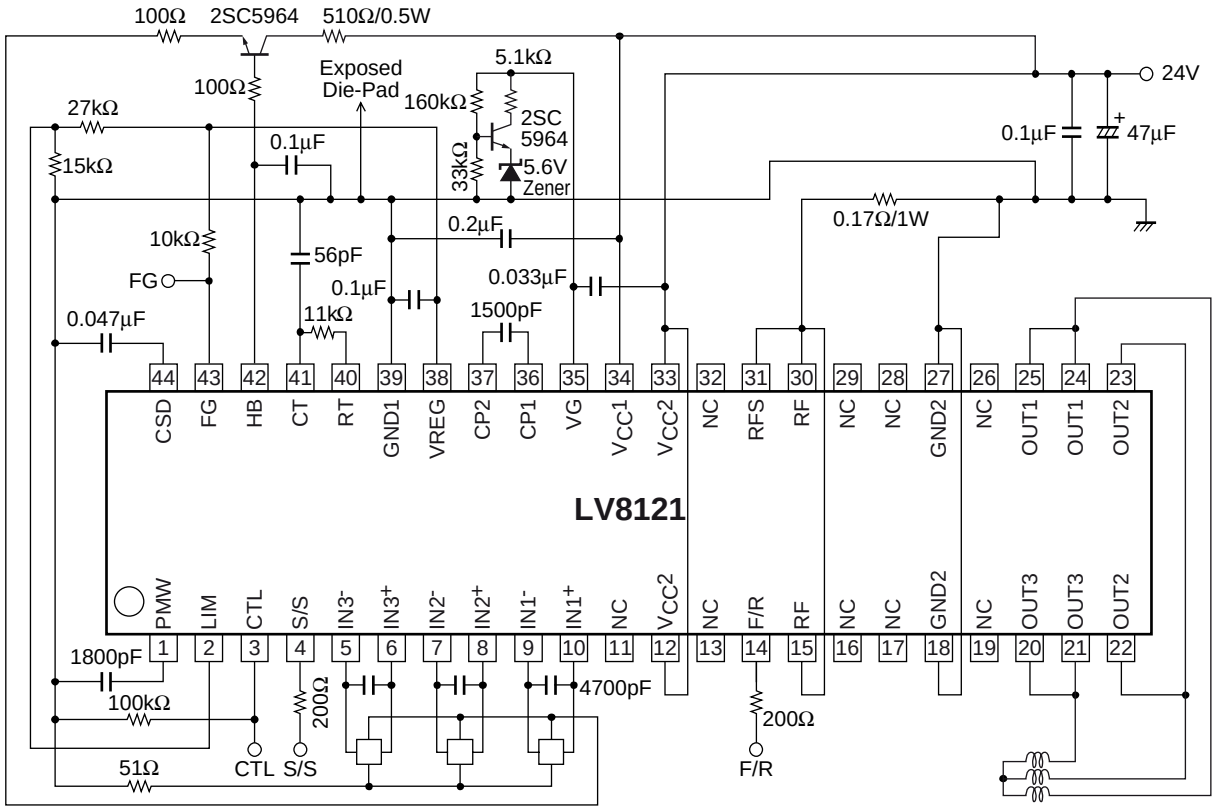
18.IC裏面金属部

IC裏面の金属部は露出ダイパッドであり、内部でGND1,GND2と接続されている。安定化のため、露出ダイパッドはIC外部でGND1に接続すること。露出ダイパッドをプリント基板の銅に半田接合すると、ICで発生した熱を効率よくプリント基板に拡散させることができる。

19.NC端子

NC端子は電気的にオープンになっている。配線引き回し等で使用可能である。

応用回路例(参考定数)



ON Semiconductor and the ON logo are registered trademarks of Semiconductor Components Industries, LLC (SCILLC). SCILLC owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of SCILLC's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. SCILLC reserves the right to make changes without further notice to any products herein. SCILLC makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does SCILLC assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. "Typical" parameters which may be provided in SCILLC data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. SCILLC does not convey any license under its patent rights nor the rights of others. SCILLC products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the SCILLC product could create a situation where personal injury or death may occur. Should Buyer purchase or use SCILLC products for any such unintended or unauthorized application, Buyer shall indemnify and hold SCILLC and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that SCILLC was negligent regarding the design or manufacture of the part. SCILLC is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.
(参考訳)
ON Semiconductor及びONのロゴはSemiconductor Components Industries, LLC (SCILLC)の登録商標です。SCILLCは特許、商標、著作権、トレードシークレット(営業秘密)と他の知的所有権に対する権利を保有します。SCILLCの製品/特許の適用対象リストについては、以下のリンクからご覧いただけます。www.onsemi.com/site/pdf/Patent-Marking.pdf. SCILLCは通告なしで、本書記載の製品の変更を行うことがあります。SCILLCは、いかなる特定の目的での製品の適合性について保証しておらず、また、お客様の製品において回路の応用や使用から生じた責任、特に、直接的、間接的、偶発的な損害に対して、いかなる責任も負うことはできません。SCILLCデータシートや仕様書に示される可能性のある「標準的」パラメータは、アプリケーションによっては異なることもあり、実際の性能も時間の経過により変化する可能性があります。「標準的」パラメータを含むすべての動作パラメータは、ご使用になるアプリケーションに応じて、お客様の専門技術者において十分検証されるようお願い致します。SCILLCは、その特許権やその他の権利の下、いかなるライセンスも許諾しません。SCILLC製品は、人体への外科的移植を目的とするシステムへの使用、生命維持を目的としたアプリケーション、また、SCILLC製品の不具合による死傷等の事故が起こり得るようなアプリケーションなどへの使用を意図した設計はされておらず、また、これらを使用対象としておりません。お客様が、 このような意図されたものではない、 許可されていないアプリケーション用にSCILLC製品を購入または使用した場合、たとえ、SCILLCがその部品の設計または製造に関して過失があったと主張されたとしても、 そのような意図せぬ使用、 また未許可の使用に関連した死傷等から、直接、又は間接的に生じるすべてのクレーム、費用、損害、経費、および弁護士料などを、お客様の責任において補償をお願いいたします。また、SCILLCとその役員、従業員、子会社、関連会社、代理店に対して、いかなる損害も与えないものとします。
SCILLCは雇用機会均等/差別撤廃雇用主です。この資料は適用されるあらゆる著作権法の対象となっており、いかなる方法によっても再販することはできません。